

МОДЕЛИРОВАНИЕ ЦИФРО-АНАЛОГОВОГО ПРЕОБРАЗОВАНИЯ ЧАСТОТЫ В НОНИУСНОМ ТРАКТЕ ПРИВЕДЕНИЯ УМНОЖАЮЩЕГО КОЛЬЦА ИФАП

Ю. А. НИКИТИН

*Филиал ФГУП НИИ радио — Ленинградский отраслевой НИИР, 192029, Санкт-Петербург, Россия
E-mail: yuriyan@list.ru*

Улучшение спектрального состава выходного колебания умножающего кольца ИФАП подразумевает, как один из вариантов решения, изменение структуры тракта приведения (ТП). Нониусный ТП позволяет существенно уменьшить уровень фазовых шумов в полосе прозрачности кольца ИФАП (в окрестностях несущего колебания) при сохранении заданного коэффициента умножения в кольце. Проведены анализ фильтрации помех и моделирование в среде Faststep 6 цифро-аналогового преобразователя частоты в нониусном тракте приведения. Рассмотрены спектры получаемых колебаний и даны рекомендации по применению.

Ключевые слова: *счетчик импульсов, тракт приведения, нониус, кольцо ИФАП*

Введение счетчика импульсов (СИ) в тракт приведения (ТП) кольца импульсно-фазовой автоподстройки частоты (ИФАП) превращает такое кольцо в умножающее или синтезаторное. СИ обычно называется делителем частоты с переменным (ДПКД) или дробно-переменным (ДДПКД) коэффициентом деления.

Применение СИ приводит к ухудшению двух важных параметров кольца. Во-первых, в N раз возрастает уровень фазовых шумов в области малых отстроек f от выходного колебания $f_{\text{выхВЧ}}$ (здесь N — коэффициент деления СИ; $f_{\text{выхВЧ}} - f_{\text{ИФАП}} < f < f_{\text{выхВЧ}} + f_{\text{ИФАП}}$ в полосе прозрачности кольца $f_{\text{ИФАП}}$). Во-вторых, уменьшается зона компенсации в кольце помех, воздействующих на перестраиваемый генератор (ПГ). В статье [1] рассмотрены известные способы уменьшения указанных проблем, в частности, использование нониусного тракта приведения.

На рис. 1 приведена обобщенная структурная схема умножающего кольца ИФАП с ТП, в котором использованы понижающий (частоту на входе СИ) смеситель и счетчик импульсов ($f_{\text{доп}}$ — дополнительное колебание, вводимое в кольцо ИФАП; U — управление; $f_{\text{СЧ}}$ — частота на выходе понижающего смесителя (на входе СЧ); R — коэффициент деления в тракте опорной частоты $f_{\text{опВЧ}}$; ИФД — импульсно-фазовый детектор; ЧФД — частотно-фазовый детектор; ФНЧ — фильтр нижних частот). Введение понижающего смесителя позволяет уменьшить коэффициент деления в тракте приведения и тем самым снизить уровень помех (фазовых шумов) в ближней зоне отстроек от выходной частоты кольца $f_{\text{выхВЧ}}$.

Для того чтобы смеситель работал в квазилинейном режиме, уровень сигнала на его входе необходимо уменьшать. Желательно, чтобы для диодных смесителей уровень сигнала на входе не превышал 5—15 мВ. В этом случае уровни комбинационных составляющих на выходе смесителя до 7-го порядка включительно будут менее –60 дБ (относительно уровня сигнала на его выходе, также обозначается –60 дБн).

При коэффициенте передачи диодного смесителя от –8 до –10 дБ абсолютный уровень выходного колебания не превысит 1,6—5 мВ или 64—74 дБ·мкВ. Уровень тепловых шумов (по Найквисту) на нагрузке 50 Ом в полосе 1 Гц при комнатной температуре равен –174 дБ·мВт, или –67 дБ·мкВ. Следовательно, относительный уровень шумов на выходе

аналогового диодного смесителя не может быть менее 131—141 дБ (дБн) при приемлемом уровне комбинационных составляющих.

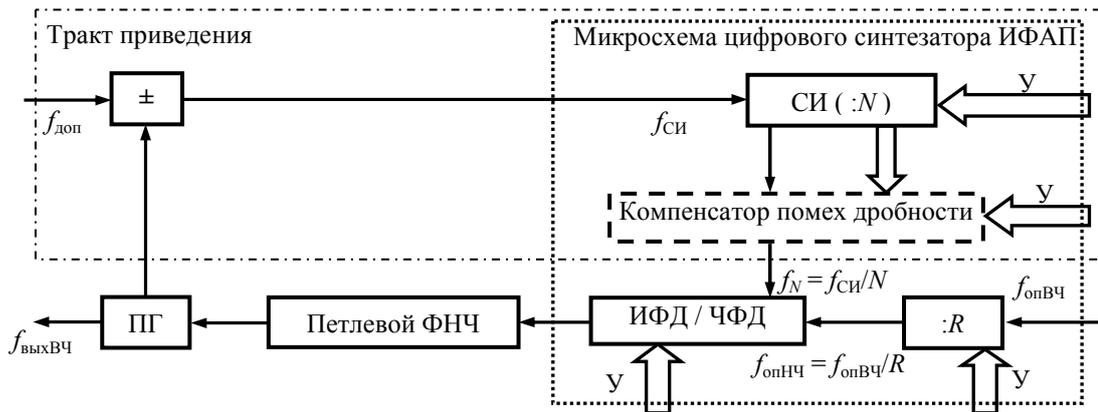


Рис. 1

В работе [2] показано, что радиолокационная граница обнаружения целей класса stealth соответствует уровню фазовых шумов менее -130 дБ/Гц при отстройке $f = 1$ кГц от несущей, а их уверенное обнаружение соответствует уровню фазовых шумов менее $-135 \dots -140$ дБ/Гц при отстройке $f = 1$ кГц.

Поскольку при синтезе частот в диапазонах длин волн 3—30 см коэффициент умножения фазовых шумов опорного генератора $f_{опВЧ}$ составляет 40—70 дБ и более, целесообразно стремиться к уменьшению коэффициента умножения помех в кольце ИФАП.

Целью настоящей работы является рассмотрение возможных способов реализации понижающего цифро-аналогового преобразования частоты в тракте приведения умножающего кольца ИФАП для минимизации уровня фазовых шумов в ближней зоне отстроек от синтезируемого колебания.

Одним из вариантов может служить понижение частоты $f_{си}$ на входе СИ (рис. 1) с помощью нониусного преобразования частоты [3]. Обобщенная структурная схема умножающего кольца ИФАП с нониусным ТП приведена на рис. 2.

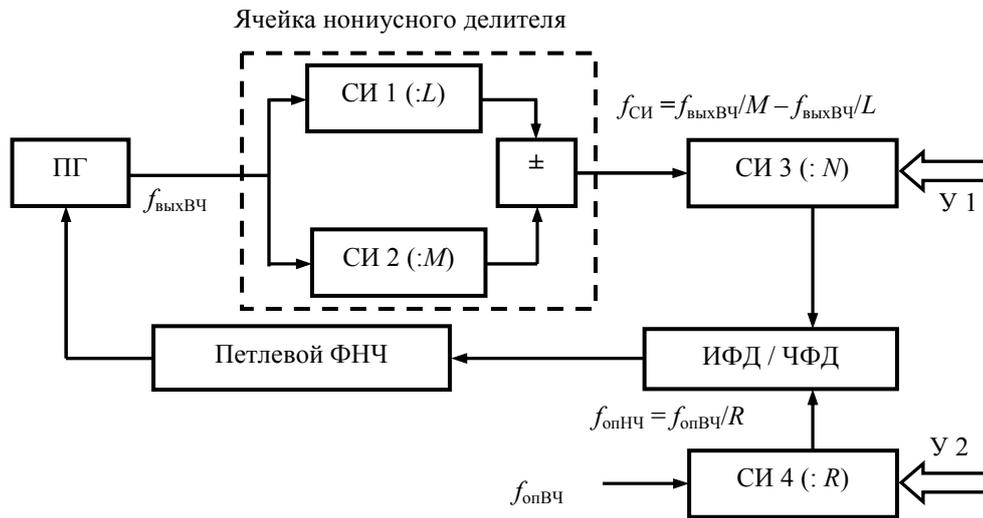


Рис. 2

Смеситель на выходе делителей L и M может быть аналоговым, но в этом случае требуются цепи аналоговой фильтрации на одном из входов смесителя и на его выходе. При широкополосном синтезе частот такие цепи должны быть перестраиваемыми или коммутируемыми. Кроме того, для компенсации потерь преобразования в смесителе и уверенного запуска СИ необходим широкополосный буферный усилитель — формирователь импульсов на входе СИ 1. Поскольку сигналы на выходах СИ суть цифровые двухуровневые последовательности

импульсов, представляет интерес рассмотрение вариантов цифровой (цифро-аналоговой) реализации понижения частоты в нониусном тракте приведения.

При четных коэффициентах деления колебание на выходе СИ представляет собой двухуровневую импульсную последовательность вида меандр (скважность $T/\tau = 2$) с частотой следования $f_{\text{выхВЧ}}/L$ ($T_L = Q/F_s$; Q — целое число, F_s — шаг сетки синтезируемых частот), спектр которой можно записать в виде:

$$A_L(t) = \frac{2}{\pi} \sum_{l=-\infty}^{l=\infty} \frac{(-1)^l}{l} \exp\left(j2\pi l \frac{f_{\text{выхВЧ}}}{L} t\right), \quad (1)$$

где $l = -\infty, \dots, -5, -3, -1, 1, 3, 5, \dots, \infty$.

При нечетных коэффициентах деления скважность двухуровневой импульсной последовательности отличается от двух и ее спектр записывается в виде:

$$A_M(t) = \frac{2}{\pi} \sum_{m=-\infty}^{m=\infty} \frac{\sin \frac{m\tau}{T_M} \pi}{m} \exp\left(j2m\pi \frac{f_{\text{выхВЧ}}}{M} t\right), \quad (2)$$

где $m = -\infty, \dots, -3, -2, -1, 1, 2, 3, \dots, \infty$; $T_M = P/F_s$ (P — целое число).

На рис. 3 приведены результаты моделирования спектров в вычислительной среде Fastmean [4] двухуровневых импульсных последовательностей после целочисленного деления на нечетное (пять раз, скважность $3/2$, рис. 3, а) и на четное (четыре раза, скважность 2 , рис. 3, б) число раз.

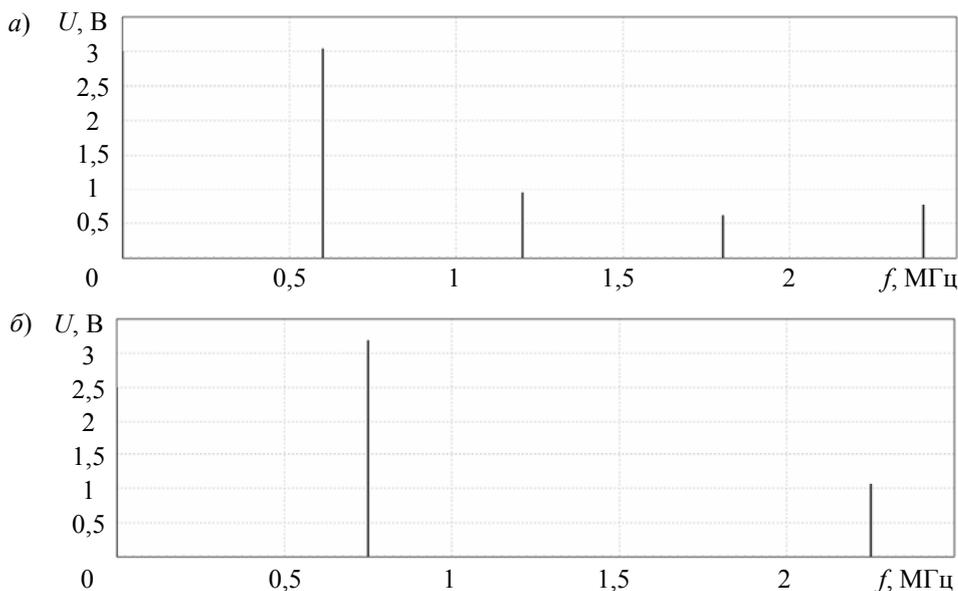


Рис. 3

При введении дробности в одно плечо нониусного тракта деления при одновременном уменьшении целой части коэффициента деления большое значение приобретут комбинационные составляющие вида $nP - mQ$.

На рис. 4 приведен спектр на выходе СИ (а — при дробном делении на $2 + 1/12$, $M=25/12$, б — при целочисленном делении на 2 , $N = 2$). От полезной компоненты с частотой $QF_s = 480$ кГц на 40 кГц „вверх“ отстоит зеркальная с частотой $(P - Q)F_s = 520$ кГц. Выделение и дальнейшее использование полезной компоненты спектра методами линейной фильтрации в данном случае затруднительно. В то же время при увеличении коэффициентов деления (рис. 5, а — спектр колебания при дробном делении на $8 + 1/3$, б — при целочисленном делении на 8 , $M = 25/3$ и $N = 24/3$) отличие скважности от двух на выходе СИ1 и СИ2 будет

дополнительно уменьшаться, что в соответствии с (2) приведет к уменьшению уровня четных гармоник.

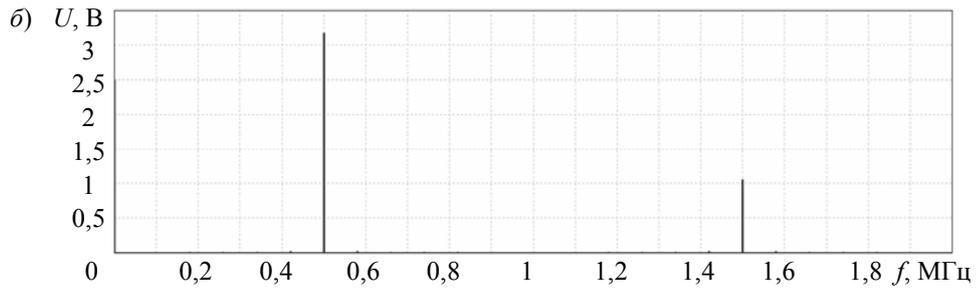
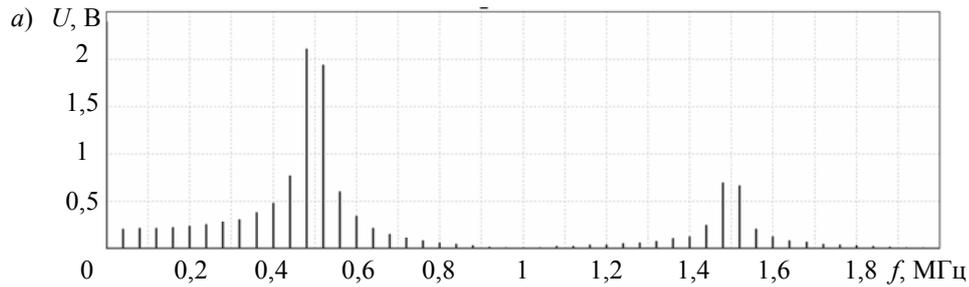


Рис. 4

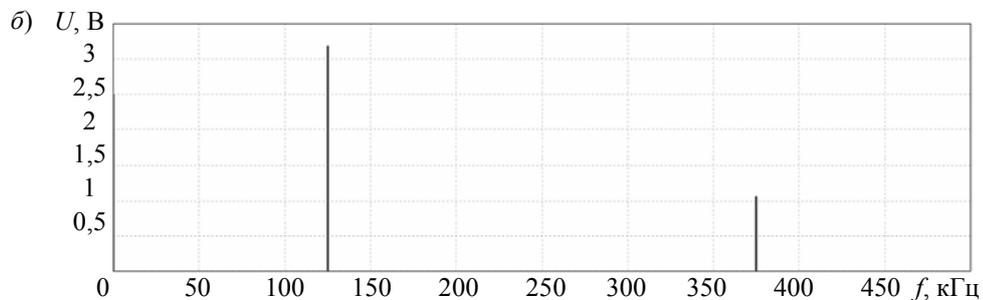
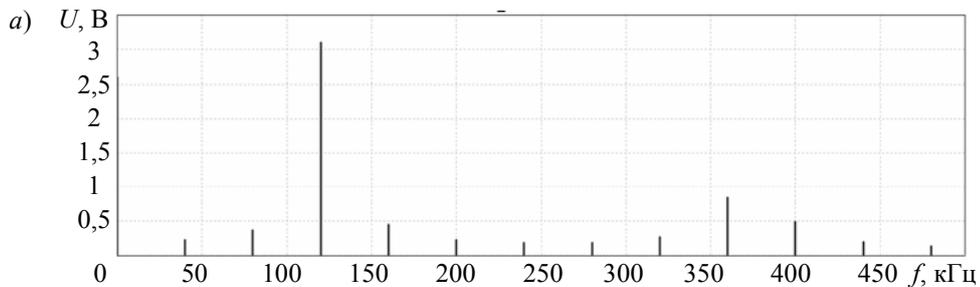


Рис. 5

Рассмотрим варианты цифрового понижающего преобразования с помощью логических элементов. Простейшей реализацией цифрового преобразования частоты служит логический элемент „2И“ („2ИЛИ“).

Если представить логические сигналы в виде знакопеременной последовательности $\{-1,1\}$, то спектр на выходе логического перемножителя „2И“ при меандрах на его входах можно записать в виде [5]:

$$\begin{aligned}
 C_C(t) &= A_L(t)B_M(t) = \sum_{m=1}^{m=\infty} \frac{\sin \frac{m\pi}{2}}{m\pi} \cos(m2\pi QF_s t) \sum_{l=1}^{l=\infty} \frac{\sin \frac{l\pi}{2}}{l\pi} \cos(l2\pi SF_s t) = \\
 &= \frac{1}{2} \sum_{m=1}^{m=\infty} \sum_{l=1}^{l=\infty} \frac{\sin \frac{l\pi}{2} \sin \frac{m\pi}{2}}{lm} \left\{ \cos[2\pi(mQ - kS)F_s t] + \cos[2\pi(mQ + lS)F_s t] \right\}. \quad (3)
 \end{aligned}$$

где s — целое число.

Спектр такого колебания в свернутом виде можно найти, решив диофантово уравнение (уравнение в целых числах) $mQ + lS = k$ [6], где k — номер гармоники полезной компоненты спектра с частотой $f_{\text{выхНЧ}}$.

В качестве примера рассмотрим вариант построения ТП с дробным делением в одном из плеч с $f_{\text{выхВЧ}} = 1$ МГц, $L = 8$ (24/3), $M = 8 + 1/3$ (25/3).

Общий коэффициент деления нониусного дробного ТП

$$N = \left| \frac{LM}{L - M} \right| = 200, \quad (4)$$

т.е. $f_{\text{выхНЧ}} = 5$ кГц. В то же время в случае целочисленного нониусного ТП с $L = 8$, $M = 9$ в соответствии с (4) получим $N = 72$.

Для расчета спектров полученных колебаний воспользуемся программой Fastmean 6 [4], удобной при моделировании цифровых и аналоговых цепей.

На рис. 6 (а, в — 25/3; б, г — 24/3) приведена форма колебаний на выходе логического перемножителя „2И“ до фильтрации (рис. 6, а) и после фильтрации однозвенным RC-фильтром нижних частот (рис. 6, в). Там же показаны спектры полученного колебания до (рис. 6, б) и после фильтрации однозвенным RC-фильтром с частотой среза ФНЧ ≈ 10 кГц (рис. 6, г).

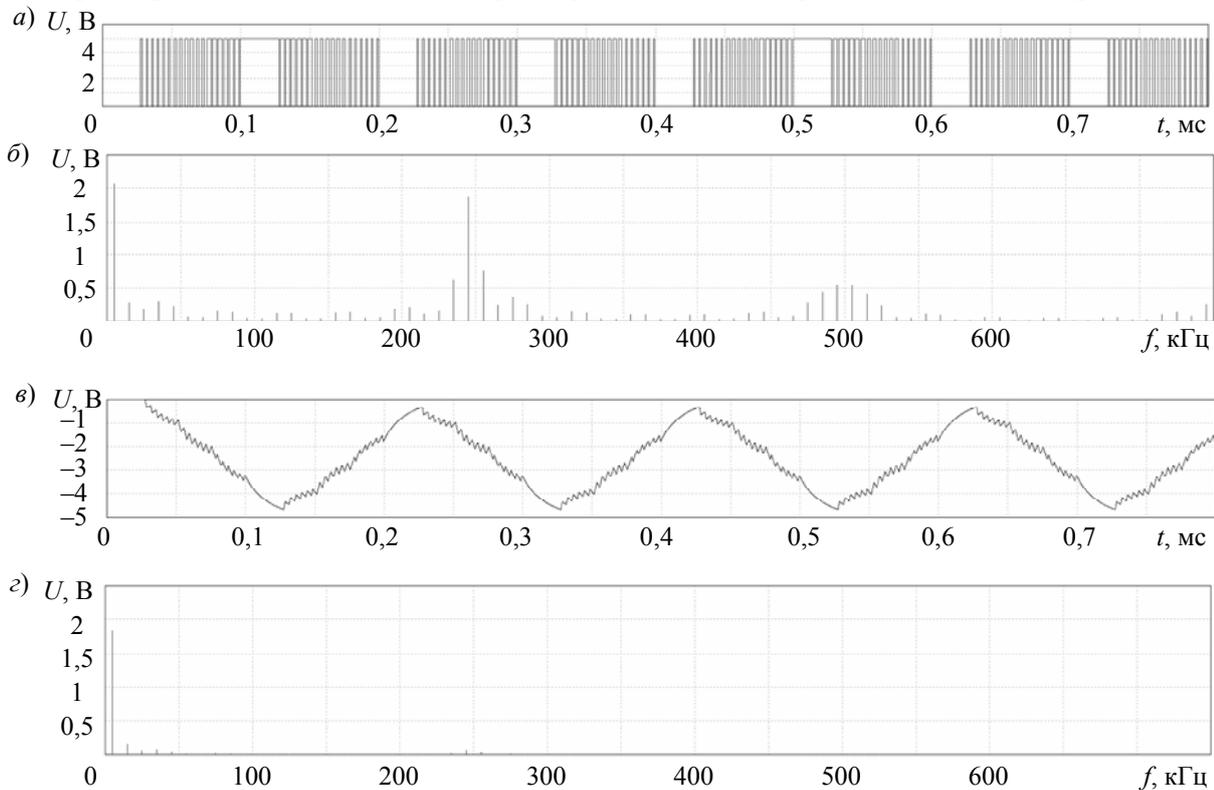


Рис. 6

Заметим, что форма колебания после фильтрации двухзвенным RC-фильтром нижних частот близка к моногармонической (уровень третьей гармоники выходной частоты после однозвенного и двухзвенного ФНЧ соответственно $D_3^{1RC} = -17,2$ dB, $D_3^{2RC} = -25$ dB).

Анализ таблицы истинности для логических элементов „2И“, „2ИЛИ“, „2Исключающее ИЛИ“ показывает, что полным цифровым аналогом линейного аналогового перемножителя (смесителя) служит логический элемент „Исключающее ИЛИ“ (XOR), реализующий булеву функцию

$$C = \bar{A}B + A\bar{B} = A \oplus B.$$

В таблице представлены все возможные соотношения знаков входных сигналов A и B и выходного сигнала C , получаемого в результате их перемножения. Перейдя без потери общности для цифровых логических элементов от совокупности значений сигналов $\{0,1\}$ к совокупности $\{-1,1\}$, получим возможность сопоставить указанным соотношениям знаков выходные сигналы цифровых схем.

A	B	C	$\&$	1	XOR
-1	-1	-1	-1	-1	-1
1	-1	1	-1	1	1
-1	1	1	-1	1	1
1	1	-1	1	1	-1

В таблице приведены сочетания сигналов цифровых схем, выполняющих логические функции „2И“ ($\&$), „2ИЛИ“ (1) и „сумматор по модулю 2“ или XOR . Как следует из таблицы, только для последней схемы выходной цифровой сигнал соответствует всем возможным сочетаниям знаков сигналов на входе и выходе аналогового перемножителя.

Возможная реализация схемы „Исключающее ИЛИ“ в логическом базисе „И-НЕ“ приведена на рис. 7.

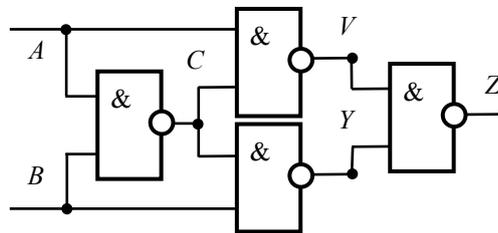


Рис. 7

С учетом выражения (3) после ряда тригонометрических преобразований запишем спектр выходного колебания для рис. 7:

$$C(t) = \overline{A_L(t) B_M(t)};$$

$$V(t) = \overline{A_L(t) C_C(t)};$$

$$Y(t) = \overline{B_M(t) C_C(t)};$$

$$Z(t) = \overline{V(t) Y(t)};$$

$$Z(t) = \left| \frac{1}{2} \sum_{m=1}^{m=\infty} \sum_{l=1}^{l=\infty} \frac{\sin \frac{l\pi}{2} \sin \frac{m\pi}{2}}{lm} \left[\sin^3 \left(\frac{2\pi m}{M} f_{\text{ВЫХВЧ}} t \right) \sin^3 \left(\frac{2\pi l}{L} f_{\text{ВЫХВЧ}} t \right) \right] \right| =$$

$$= \left| \frac{1}{2} \sum_{m=1}^{m=\infty} \sum_{l=1}^{l=\infty} \left(\frac{\sin \frac{l\pi}{2} \sin \frac{m\pi}{2}}{lm} \right)^6 \sin^3 Z_1 t \sin^3 Z_2 t \right|,$$

где $Z_1 = \frac{2\pi l}{L} f_{\text{ВЫХВЧ}}$; $Z_2 = \frac{2\pi m}{M} f_{\text{ВЫХВЧ}}$.

Спектр сигнала на выходе схемы „исключающее ИЛИ“ (XOR) можно преобразовать к виду:

$$Z(t) = \left| \frac{1}{2} \sum_{l=1}^{\infty} \sum_{m=1}^{\infty} \frac{\sin \frac{l\pi}{2} \sin \frac{m\pi}{2}}{lm} \left[\frac{3}{4} \sin(Z_1)t + \frac{1}{4} \sin(3Z_1)t \right] \left[\frac{3}{4} \sin(Z_2)t + \frac{1}{4} \sin(3Z_2)t \right] \right|.$$

С помощью пакета моделирования Fastmean 6 рассмотрим пример спектрального состава колебания на выходе цифрового смесителя, выполненного на схеме XOR для случая $f_{опвч} = 1$ МГц, $L = 8$, $M = 8 + 1/3$.

На рис. 8 (а, в — $25/3$; б, г — $24/3$) приведена форма колебаний на выходе логического перемножителя „Исключающее ИЛИ“ (XOR) до (рис. 8, а) и после фильтрации однозвенным RC -фильтром нижних частот (рис. 8, в). Там же показаны спектры полученного колебания до (рис. 8, б) и после фильтрации однозвенным RC -фильтром с частотой среза ФНЧ ≈ 10 кГц (рис. 8, г).

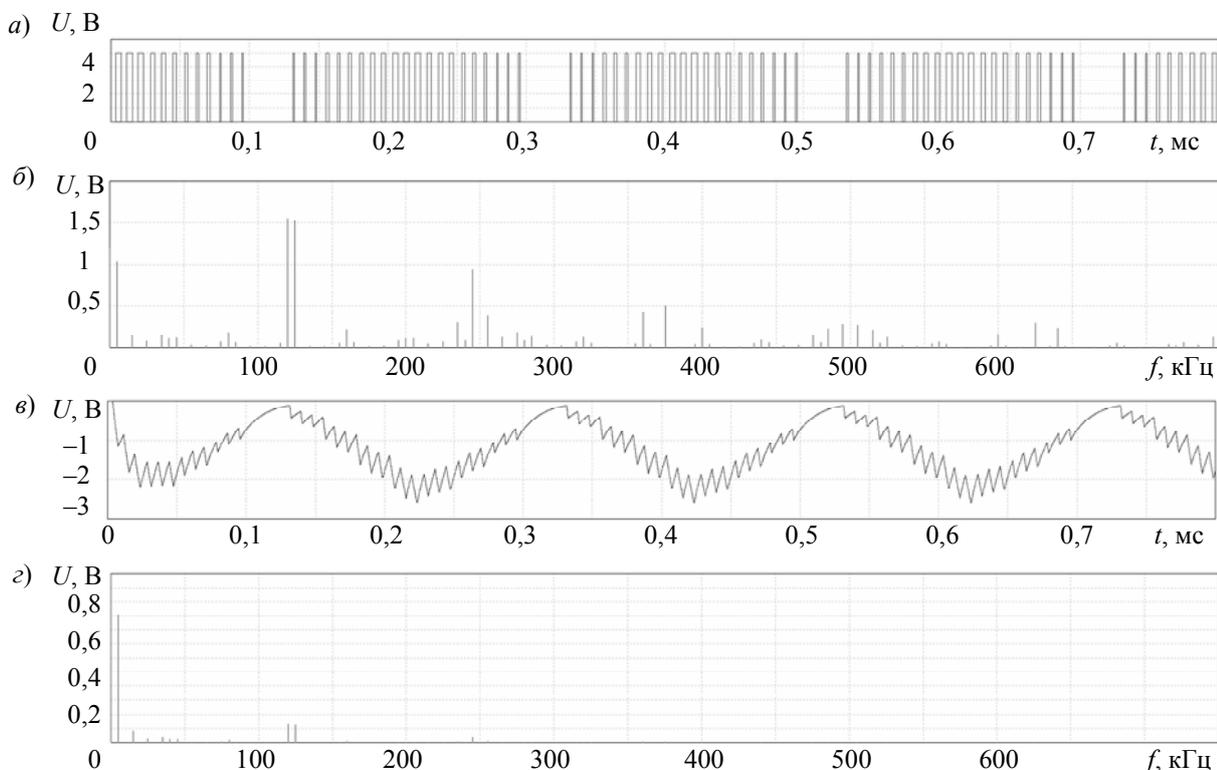


Рис. 8

Если оценивать уровень первой гармоники частоты $f_{выхнч}$ (полезной компоненты спектра) в долях первой гармоники идеального меандра (ИМ), то для цифрового смесителя на основе логической схемы „2И“ („2ИЛИ“) получим

$$U_1^{ИМ} = \frac{2E}{\pi} = \frac{2 \cdot 5\text{В}}{\pi} = 3,183 \text{ В},$$

$$D_1^{2И} = \frac{U_1}{U_1^{ИМ}} = -9,72 \text{ дБ}.$$

Для цифрового смесителя на основе логической схемы „Исключающее ИЛИ“ получим

$$D_1^{XOR} = \frac{U_1}{U_1^{ИМ}} = -3,7 \text{ дБ},$$

где $D_1^{2И}$ — уровень полезной компоненты спектра относительно первой гармоники ИМ, также обозначаемой дБим.

Анализ рис. 6 и 8 показывает, что уровень полезной компоненты спектра на выходе логической схемы „Исключающее ИЛИ“ в два раза выше, чем на выходе логической схемы „2И“ („2ИЛИ“) при меньшем уровне высших гармоник. При этом высшие гармоники частоты $f_{\text{выхИИЧ}}$ с максимальной амплитудой расположены по частоте почти в два раза дальше от полезной компоненты разностной частоты, чем на выходе логической схемы „2И“.

По результатам статьи можно сделать следующие выводы:

1) цифровое преобразование частоты в нониусном тракте приведения умножающего кольца ИФАП позволяет получить полезное колебание с амплитудой, соизмеримой с логическими уровнями применяемых микросхем;

2) относительный уровень шумов на выходе цифрового преобразователя частоты значительно ниже, чем на выходе аналогового смесителя;

3) цифровое преобразование частоты позволяет существенно ослабить требования к выходному фильтру нижних частот тракта приведения;

4) цифровое преобразование частоты с помощью логической схемы „Исключающее ИЛИ“ предпочтительнее аналогичного преобразования на основе логической схемы „И“ („ИЛИ“) вследствие лучшего спектрального состава выходного колебания и большей амплитуды полезной компоненты спектра;

5) нониусный тракт приведения с дробным делением в одном из плеч предпочтительнее тракта приведения с целочисленным делением.

СПИСОК ЛИТЕРАТУРЫ

1. *Никитин Ю. А.* Построение тракта приведения активного синтезатора частот // Изв. вузов. Приборостроение. 2012. Т. 55, № 3. С. 19—26.
2. *Царанкин Д. П.* Методы генерирования СВЧ-колебаний с минимальным уровнем фазовых шумов: Автореф. дис. ... докт. техн. наук. М.: МЭИ, 2004.
3. *Sadowski B.* A Self-offset phase-locked loop // Microwave Journal. 2008. Vol. 51, N 4. P. 116—124.
4. [Электронный ресурс]: <www.fastmean.ru>.
5. *Шapiro Д. Н., Паин А. А.* Основы теории синтеза частот. М.: Радио и связь, 1981. 264 с.
6. *Виноградов И. М.* Основы теории чисел. М.: Наука, 1972.

Сведения об авторе

Юрий Александрович Никитин — канд. техн. наук; Филиал ФГУП НИИ радио — Ленинградский отраслевой НИИР; ст. науч. сотрудник; E-mail: yuriyan@list.ru

Рекомендована Институтом

Поступила в редакцию
30.10.15 г.

Ссылка для цитирования: *Никитин Ю. А.* Моделирование цифро-аналогового преобразования частоты в нониусном тракте приведения умножающего кольца ИФАП // Изв. вузов. Приборостроение. 2016. Т. 59, № 2. С. 150—158.

MODELLING THE DIGITAL-TO-ANALOG FREQUENCY CONVERTER IN THE VERNIER FEEDBACK PATH OF SELF-OFFSET PHASE-LOCKED LOOP WITH MULTIPLICATION

Yu. A. Nikitin

Scientific-Research Institute of Radio — St. Petersburg Branch, St. Petersburg, Russia
E-mail: yuriyan@list.ru

One of solutions to the problem of improvement of spectral composition of output oscillation of self-offset phase-locked loop with multiplication implies a variation in feedback path structure. The Vernier feedback path makes it possible to diminish significantly the phase noise level in the self-offset phase-locked loop pass band (in the vicinity of carrying oscillation) while maintaining the specified loop multiplication factor. Analysis of noise filtering is carried out, and modelling in Fastmean 6 environment is performed for digital-to-analog frequency converter in the Vernier feedback path. The resulting oscillations spectra are presented. Recommendations on the method applications are formulated.

Keywords: pulse counter, feedback path, Vernier, self-offset phase-locked loop

Data on author

Yuriy A. Nikitin — PhD; Scientific-Research Institute of Radio — St. Petersburg Branch; Senior Scientist; E-mail: yuriyan@list.ru

For citation: *Nikitin Yu. A. Modelling the digital-to-analog frequency converter in the Vernier feedback path of self-offset phase-locked loop with multiplication // Izvestiya Vysshikh Uchebnykh Zavedeniy. Priborostroenie. 2016. Vol. 59, N 2. P. 150—158 (in Russian).*

DOI: 10.17586/0021-3454-2016-59-2-150-158