
ОБЗОР

УДК 53.083.92 : 621.3.084
DOI: 10.17586/0021-3454-2019-62-1-5-22

КОЛЬЦЕВЫЕ ГЕНЕРАТОРЫ ИМПУЛЬСОВ В ЦИФРОВЫХ ПРЕОБРАЗОВАТЕЛЯХ ИНФОРМАЦИИ

В. А. Чулков

*Пензенский государственный технологический университет, 440039, Пенза, Россия
E-mail: chu204229@mail.ru*

Представлен обзор разработок кольцевых генераторов импульсов для цифровых измерительных преобразователей в интегральном исполнении, в том числе на базе программируемых пользователем вентильных матриц. Представлены базовые структуры кольцевых генераторов импульсов и варианты схем их каскадов с возможностью управления временем задержки и, следовательно, стабилизации и регулирования частоты импульсов. Описаны способы и варианты технической реализации цифровой и аналоговой перестройки частоты колебаний с применением опережающей интерполяции. Выработаны рекомендации по построению преобразователей время—код на основе программируемой пользователем вентильной матрицы.

Ключевые слова: время, интервал, кольцевой генератор, фазовая интерполяция, элемент задержки, дискретизация времени

Введение. Кольцевые генераторы импульсов и цифровые линии задержки получили распространение в последние годы благодаря развитию полупроводниковой технологии, обеспечившему создание технических методов и средств регулирования задержек логических вентилей в составе большой интегральной схемы. Это позволило устранить проблему технологического разброса задержек вентилей и строить на их основе функциональные узлы различных преобразователей информации и устройств синхронизации, в том числе многоканальных преобразователей однократных временных интервалов с малым „мертвым временем“.

Точность цифровых измерительных преобразователей информации определяется, как известно, погрешностью квантования по уровню измеряемой величины и шагом дискретизации по времени [1, 2]. В практике аналого-цифрового преобразования для точного представления информации при равномерной дискретизации достаточным оказывается шаг, вдвое меньший периода наивысшей спектральной составляющей преобразуемого аналогового процесса. В случаях когда измеряемой величиной служит временной интервал или фазовое отношение, точность преобразования зависит лишь от размера кванта времени. При традиционном подходе подразумевается равенство этого кванта тактовому периоду опорного генератора импульсов. Существует, однако, множество задач, для решения которых требуется квант времени, много меньший тактового периода цифрового устройства. К таким задачам можно отнести измерение времени пролета элементарных частиц в физике высоких энергий, цифровую фазовую синхронизацию, контроль джиттера сигналов в системах передачи и хранения данных, устранение перекося синхронизации в высокоскоростных цифровых системах, сопровождение цели по дальности, прямой цифровой синтез частоты, широтно-импульсная модуляцию и многие другие [3, 4]. В указанных задачах требуется с высокой точностью

измерять либо генерировать короткие однократные интервалы с малым „мертвым временем“, исключая возможность последующей оценки дробной части интервала, например, путем нониусной развертки во времени или в пространстве [5].

Несомненным достоинством метода прямого счета опорных импульсов, укладываемых в измеряемый интервал [6, 7], является принципиальное отсутствие „мертвого времени“ между смежными измерениями интервалов, однако прямое повышение опорной частоты связано с конечным быстродействием цифровой элементной базы. По этой причине в последнее время получил развитие метод фазовой интерполяции [8—10], использование которого позволяет разделить опорный период на множество равных „субквантов“ и тем самым уменьшить шаг дискретизации по времени. Для реализации этого метода применяются цифровые линии задержки, кольцевые генераторы (КГ) и специальные устройства фазовой интерполяции, дающие возможность сократить шаг дискретизации до субвентильных величин [11—13].

Кольцевой генератор в составе преобразователя время—код. Идею применения кольцевого генератора иллюстрирует схема интерполирующего преобразователя время—код (рис. 1) [14, 15], построенная на программируемой пользователем вентильной матрице. Поскольку в матрице невозможна стабилизация периода колебаний КГ, то в схеме предусмотрен блок измерения этого периода, а результат учитывается при вычислении измеряемого интервала. Выходы N -фазного КГ, составляющего ядро устройства, через регистр их состояния $РГ_0$ связаны с „грубым“ счетчиком периодов КГ ($СТ_1$), укладываемых в интервал между сигналами *Старт* и *Стоп*, и парой каналов в составе регистров $РГ_1$ и $РГ_2$ с соответствующими шифраторами CD_1 и CD_2 для фиксации моментов поступления тех же сигналов за период КГ. Для определения продолжительности интервала в квантах субшкалы КГ в схеме предусмотрены вычитатель и арифметический блок. Размер кванта времени КГ определяется специальным блоком оценки, включающим опорный генератор (ОГ), делитель частоты на D , счетчик импульсов $СТ_2$ и регистр $РГ_4$.

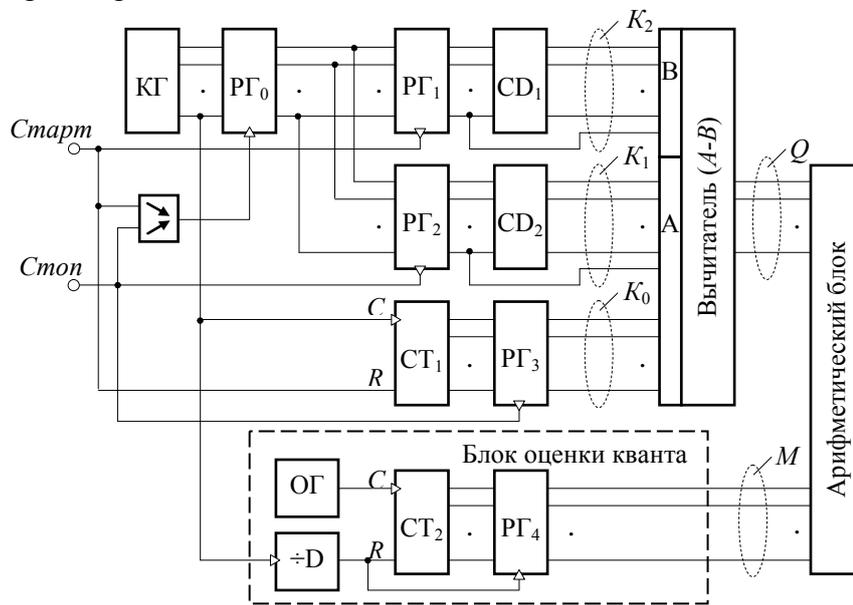


Рис. 1

Кольцевой генератор, число фаз которого предпочтительно выбирается кратным целой степени двойки $N = 2^n$, вырабатывает множество импульсов типа „меандр“, смещенных по оси времени на время задержки t_D каскада. По фронтам проходящих через коммутатор на тактовый вход регистра $РГ_0$ импульсов *Старт* и *Стоп* в начале и в конце преобразуемого интервала T_X фиксируются состояния выходов КГ — в термометрическом коде отображаются позиции этих импульсов внутри периода КГ. По спадам импульсов *Старт* и *Стоп* полу-

ченные коды переписываются в регистры $РГ_1$ и $РГ_2$ и далее преобразуются шифраторами в двоичные числа соответственно K_2 и K_1 .

Достигнутое „грубым“ счетчиком состояние K_0 записывается в регистр $РГ_3$. Таким образом, по окончании преобразуемого интервала формируются три двоичных числа K_0 , K_1 и K_2 , которые поступают на вычитатель в виде $(k+n)$ -разрядного уменьшаемого K_0K_1 (k — число разрядов „грубого“ счетчика (старшие разряды), $n = 1 + \log_2 N$ (младшие разряды)) и n -разрядного вычитаемого K_2 . Разность Q отражает длительность преобразуемого интервала в субквантах t_D ($T_X = Qt_D$).

Для определения размера нестабильного кванта период импульсов КГ умножается делителем частоты в блоке оценки кванта на D , полупериод импульсов делителя заполняется в счетчике $СТ_2$ импульсами ОГ со стабильным периодом T_0 , состояние счетчика к концу цикла достигает значения M , которое фиксируется в регистре $РГ_4$. Квант времени КГ составляет $t_D = MT_0/ND$, а длительность преобразуемого интервала T_X в единицах времени рассчитывается арифметическим блоком по формуле

$$T_X = \frac{MQ}{ND} \cdot T_0.$$

Базовая структура и характеристики кольцевого генератора. Кольцевой генератор импульсов строится на элементах цифровой электроники и представляет собой замкнутую в кольцо цепочку из N элементов задержки (ЭЗ) с общей положительной обратной связью. Поскольку на цепочку ЭЗ приходится фазовый сдвиг π , то для возникновения колебаний и предотвращения триггерного эффекта сигнал обратной связи инвертируется, с тем чтобы получить на частоте генерирования общий фазовый сдвиг по кольцу, равный 2π .

Кольцевой генератор строится по одной из двух схем: либо в виде цепи из нечетного числа инверторов, либо на основе цепи с произвольным количеством дифференциальных ЭЗ, инвертирование задержанного импульса в которой осуществляется перекрестными обратными связями (рис. 2, а, б).

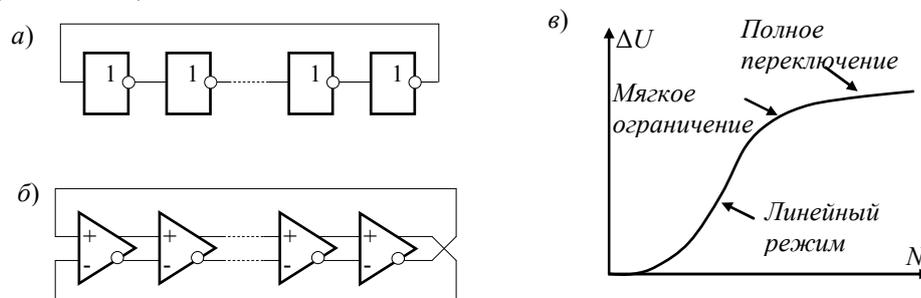


Рис. 2

Полный размах колебаний в КГ достигается при достаточном количестве его каскадов, когда каждый из них успевает переключиться до поступления по обратной связи воздействия, препятствующего переключению. Если в схеме на единственном инвертирующем ЭЗ условия возбуждения не выполняются, то по мере увеличения числа каскадов фазовый сдвиг возрастает, и в кольце возникают сначала колебания, близкие к гармоническим, далее — колебания в форме сглаженной трапеции и наконец — в форме меандра с уровнями логических вентилях (см. рис. 2, в).

Основные требования к КГ цифрового измерительного преобразователя сводятся к равномерности нарастания фазы от выхода к выходу, „сшиванию“ множества фаз в пределах периода, низкому джиттеру (фазовому дрожанию) генерируемых импульсов. В ряде случаев предъявляются дополнительные требования, касающиеся электронной перестройки частоты генерируемых импульсов и линейности модуляционной характеристики, а также возможности старт-стопного режима с произвольными моментами запуска и останова генератора.

К настоящему времени схемотехника КГ, в том числе гигагерцового диапазона, базируется, главным образом, на технологии КМОП-микросхем, к достоинствам которой наряду с высокой степенью интеграции и низким энергопотреблением следует отнести способность работать в условиях широкодиапазонного изменения питающего напряжения и возможность монтажно-объединения выходов отдельных вентилях [16, 17]. Указанные особенности КМОП-схем позволяют упростить задачи регулирования частоты и достижения субвентильного разрешения построенных на их основе устройств.

Ориентировочную оценку частоты колебаний КГ можно получить, полагая задержку каждого его каскада одинаковой и равной t_{DLH} при переходе его выхода от низкого уровня к высокому и t_{DHL} — при обратном переключении. Один полупериод колебаний образуется в результате прохождения по всем N каскадам генератора „волны единиц“, длительность которого составляет в общей сложности время Nt_{DLH} , после чего такое же время требуется для распространения по каскадам „волны нулей“. Следовательно, частота генерируемых импульсов равна

$$f = \frac{1}{N(t_{DLH} + t_{DHL})} = \frac{1}{2Nt_D}, \quad (1)$$

где $t_D = (t_{DLH} + t_{DHL})/2$.

Для каждого конкретного исполнения каскадов КГ формула (1) уточняется с учетом условий процесса перезаряда времязадающих емкостей. Так, время задержки дифференциального ЭЗ в схеме (см. рис. 2, б) определяется скоростью линейного перезаряда емкости нагрузки C_H током смещения I_0 дифференциального каскада на половину логического перепада ΔU , и частота оценивается как

$$f = \frac{I_0}{NC_H \Delta U}. \quad (2)$$

Более точные методики расчета частоты, основанные на кусочно-гармонической или линейной аппроксимации процесса переключения и учитывающие паразитные межэлектродные емкости и сопротивления полупроводниковых приборов [18, 19], получены для отдельных вариантов схем КГ и громоздки для формулирования общих выводов.

Важнейшим показателем качества КГ в измерительных преобразователях являются его шумовые свойства, которые в совокупности характеризуются джиттером (фазовым дрожанием генерируемых импульсов). Природа джиттера в КГ и его связь с параметрами схемы к настоящему времени хорошо изучены [20—24] и выработаны рекомендации по конфигурации и выбору параметров схем малощумящих КГ. Рассмотрим некоторые общие вопросы природы джиттера, не связанные с конкретным исполнением генератора.

Время задержки каждого i -го каскада генератора при номинальном значении t_D^* имеет технологическое отклонение Δt_{Ti} и шумовое отклонение $\Delta t_{шi}$. Технологическое отклонение, неизбежное в процессе изготовления интегральной схемы, проявляется в виде неравномерности шага дискретизации по времени; оно случайное, однако повторяющееся от периода к периоду генерирования и, следовательно, носит систематический характер. Шумовое отклонение, обусловленное множеством факторов, непредсказуемо и полагается подчиняющимся нормальному закону. Время задержки можно представить суммой

$$t_{Di} = t_D^* + \Delta t_{Ti} + \Delta t_{шi} \quad (3)$$

и характеризовать математическим ожиданием $M(t_D)$ и дисперсией $D(t_D)$.

Время задержки импульса первыми m каскадами определяется суммой

$$T_m = \sum_{i=1}^m t_{Di},$$

которая, будучи случайной величиной, имеет ожидаемое значение

$$M(T_m) = \sum_{i=1}^m M(t_D) = mM(t_D)$$

и дисперсию [25]

$$D(T_m) = \sum_{i=1}^m D(t_D) = \sum_{i=1}^m \sum_{k=1}^m \rho_{ik} \sigma_{ti} \sigma_{tk}, \quad (4)$$

где $\rho_{ik} = \rho_{ki}$ — коэффициенты корреляции; σ_{ti}, σ_{tk} — среднеквадратические отклонения времени задержки i -го и k -го каскадов.

Полагая значения задержек отдельных звеньев некоррелированными, согласно выражению (4) получаем

$$D(T_m) = mD(t_D) = m\sigma_t^2,$$

откуда следует, что вероятное смещение импульса относительно идеальной позиции возрастает с порядковым номером выхода КГ, достигая максимума на последнем выходе:

$$(\Delta T_N)_{\max} \cong 3\sigma_t \sqrt{N}.$$

Вследствие инвариантности процесса генерирования

$$NM(t_D) = T_0,$$

где T_0 — период колебаний, полагая, что случайные отклонения имеют нулевые средние значения, с учетом (3) можно записать

$$Nt_D^* + \sum_{i=1}^N \Delta t_{Ti} = T_0$$

или, что то же самое, $\sum_{i=1}^N \Delta t_{Ti} = 0$.

Следовательно, случайная составляющая периода генерирования обусловлена только шумовыми отклонениями задержек отдельных каскадов КГ, т.е. $(\Delta T_0)_{\max} \cong 3\sigma_{t_{ш}} \sqrt{N}$.

Что касается технологических отклонений, то, будучи регулярными составляющими периода, на промежуточных отводах они проявляются как джиттер. Несложно убедиться [26], что дисперсия технологического отклонения задержки изменяется с номером m выхода КГ по закону

$$\sigma_{t,m}^2 = \frac{m(N-m)}{N} \sigma_T^2,$$

где σ_T — норма технологического отклонения, и достигает максимума на среднем выходе $m = N/2$.

Среднеквадратическое отклонение фазы, связанное с технологической неравномерностью задержки, на m -м выходе составляет $\sigma_{\phi m} = 2\pi\sigma_{t,m}/T_0$, а на среднем выходе достигает значения

$$\sigma_{\phi \max} = \frac{\pi}{\sqrt{N}} \frac{\sigma_T}{t_D^*}.$$

Таким образом, увеличение количества каскадов КГ способствует как повышению разрешения преобразователя, так и снижению джиттера. Однако увеличение числа каскадов КГ

при сохранении частоты генерируемых импульсов может быть достигнуто только путем уменьшения времени задержки его каскадов.

Элементы кольцевого генератора. Функциональные возможности КГ определяются свойствами его каскадов, которыми в зависимости от назначения могут служить и обычные логические вентили, и управляемые элементы задержки и специальные устройства фазовой интерполяции [10]. Рассмотрим некоторые базовые схемы КМОП-элементов КГ.

Простейшим однофазным элементом задержки КМОП-типа может служить инвертор (рис. 3, а), процесс переключения которого детально изучен [27]. Переход выходного напряжения инвертора от высокого уровня $U_{0H} = E$ к низкому уровню $U_{0L} = 0$, инициируемый фронтом входного импульса U_I , сводится к разряду емкости нагрузки C_H через открывшийся n -канальный транзистор Т2. Спад выходного напряжения формируется в два этапа, на первом этапе транзистор остается в области насыщения, ток стока слабо связан с выходным напряжением и почти не изменяется: $I_s = K_n (E - U_{in})^2 / 2$ (здесь K_n — удельная крутизна, A/V^2 , U_{in} — пороговое напряжение n -канального транзистора), обуславливая линейный участок $a-b$ разряда продолжительностью t_1 (рис. 3, б).

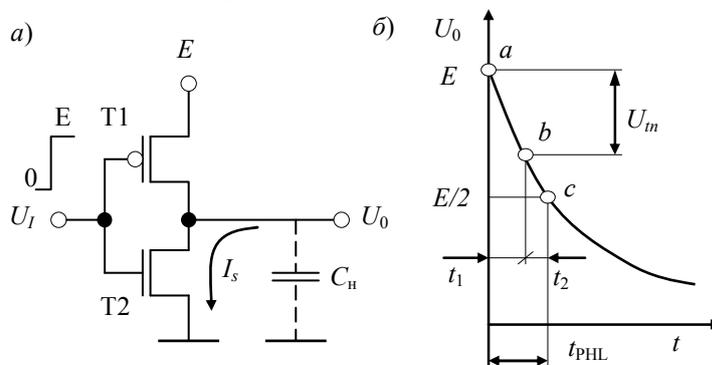


Рис. 3

Далее транзистор переходит в линейную область ($U_0 < E - U_{in}$), и разряд осуществляется током

$$I_s = K_n \left[(E - U_{in})U_0 - U_0^2 / 2 \right] \quad (5)$$

до точки c достижения половины перепада (t_2), общее время задержки вентиля составляет [12]

$$t_{PHL} = t_1 + t_2 = \frac{C_H}{K_n E (1 - u)} \left[\frac{2u}{1 - u} + \ln(3 - 4u) \right],$$

где $u = U_{in} / E$ — нормированное пороговое напряжение транзистора.

В том же порядке происходит обратное переключение, комплементарность транзисторов предполагает симметрию задержек $t_{PLH} = t_{PHL}$. Таким образом, время задержки распространения сигнала инвертора определяется его технологическими и конструктивными параметрами и зависит от емкости нагрузки и напряжения питания.

Способы управления задержкой КМОП-каскадов достаточно очевидны и основаны на изменении тока перезаряда емкости нагрузки. В представленной на рис. 4 схеме инвертора с обеднением тока [28] токи каналов основных транзисторов T_{p1} , T_{n1} инвертора регулируются с помощью еще одной пары комплементарных транзисторов T_{p2} , T_{n2} , ограничивающей протекающие через них токи. Равенство вытекающего и втекающего токов инвертора обеспечивается токовым зеркалом на транзисторах T'_{n2} , T'_{p2} при любом значении управляющего напряжения U_y .

Анализ схемы значительно упрощается, если предположить, что выполняется обычно соблюдаемое условие $(U_y - U_{in}) < E/2$, которое позволяет считать ток разряда неизменным вплоть до достижения выходным напряжением половины логического перепада, по которому отсчитывается задержка; тогда ее время определяется как

$$t_{PHL} = -2C_H \int_{E/2}^{E/2} \frac{dU_0}{E K_n (U_y - U_{in})^2} = \frac{C_H}{K_n E (U_y/E - u)^2}. \quad (6)$$

Аналогично образуется задержка распространения фронта выходного напряжения, которая определяется процессом заряда емкости C_H через транзисторы T_{p1} и T_{p2} и равна при симметрии характеристик комплементарных транзисторов тому же значению (6).

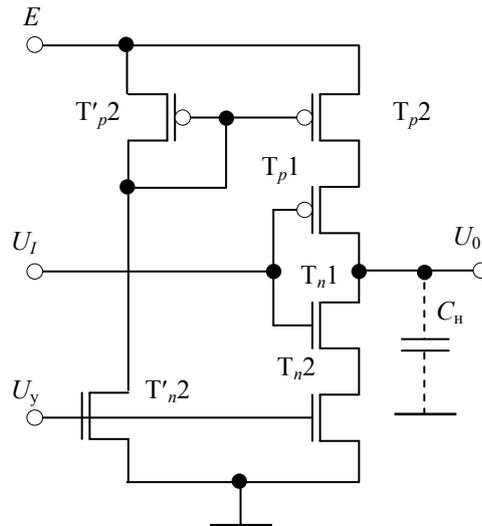


Рис. 4

Идея фазовой интерполяции заключается в получении по двум опорным колебаниям третьего колебания со средней относительно опорных фазой. Многократно применяя процедуру фазовой интерполяции к вновь образующимся колебаниям, можно в идеале получить сколь угодно малый квант времени, размер которого на практике ограничен джиттером.

Простейший однофазный элемент фазовой интерполяции получается объединением выходов пары КМОП-инверторов (рис. 5, а) опорных сигналов X и Y , которые также задерживаются буферными инверторами (в схеме не показаны). Для выравнивания передаточных проводимостей ширина канала транзисторов в элементе фазовой интерполяции должна быть в два раза меньшей, чем у транзисторов буферных инверторов. Процесс интерполяции иллюстрируется эквивалентными схемами для разных участков разряда емкости нагрузки (рис. 5, б, в): б — после поступления сигнала X , в — после поступления с задержкой Δt сигнала Y . Временные диаграммы (рис. 5, г) иллюстрируют процесс формирования спадов напряжения на выходах схемы, каждый из которых нагружен на емкость C_H .

На первом этапе разряда емкости C_H оказываются открытыми одновременно транзисторы T_{n1} и T_{p2} , в процессе экспоненциального разряда выходное напряжение Z стремится к уровню $E/2$:

$$U_Z(t) = E - I_{нас} R_p \left(1 - e^{-t/2R_p C_H}\right),$$

где $I_{нас}$ — ток стока n -канального транзистора с одинарной шириной канала в области насыщения; R_p — эквивалентное сопротивление p -канального транзистора при малых значениях $U_{с-и}$, определяемое дифференцированием выражения (5), составленного для

n -канального транзистора, по U_0 при $U_0 \approx 0$ и равное $R_p \approx 1/K_p (E - |U_{tp}|)$, где K_p и U_{tp} — удельная крутизна и пороговое напряжение p -канального транзистора.

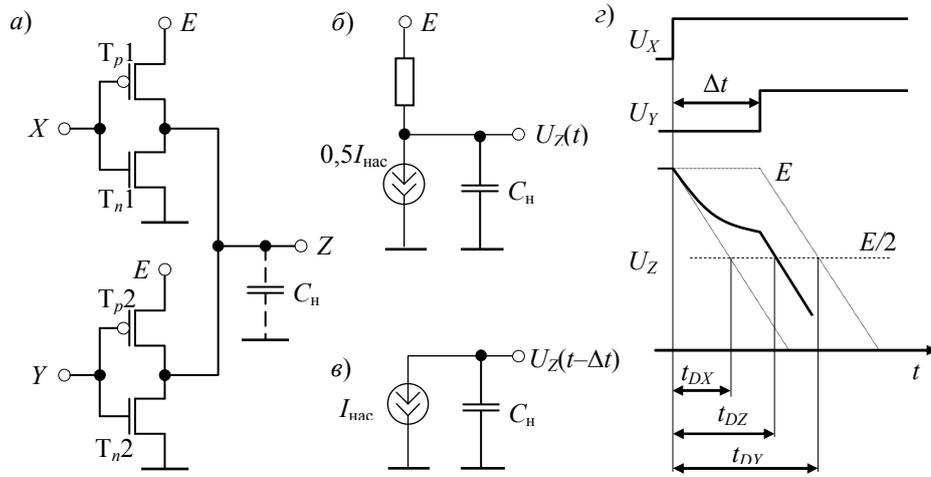


Рис. 5

На втором этапе ($t > \Delta t$) в схеме оказываются открытыми оба n -канальных транзистора при закрытых p -канальных транзисторах (см. рис. 5, в). Поэтому далее, начиная от исходной точки $U_Z(\Delta t) = E - I_{нас} R_p (1 - e^{-\Delta t / 2R_p C_H})$ и до порога $E/2$, разряд емкости осуществляется почти линейным полным током $I_{нас}$:

$$U_Z(t - \Delta t) = U_Z(\Delta t) - \frac{I_{нас}}{C_H}(t - \Delta t).$$

Одновременно буферные инверторы задерживают опорные сигналы на время

$$t_D = EC_H / 2I_{нас}.$$

Таким образом, задержки спадов выходных сигналов элемента фазовой интерполяции, отсчитанные по уровню половины перепада, составят

$$\left. \begin{aligned} t_{DX} &= t_D, \\ t_{DY} &= \Delta t + t_D, \\ t_{DZ} &= \Delta t + \frac{U_Z(\Delta t) - E/2}{I_{нас}} C_H. \end{aligned} \right\}$$

Предполагается выполнение условия $U_Z(\Delta t) > E/2$, в противном случае задержка t_{DZ} не будет зависеть от опорного интервала Δt . Рис. 6 иллюстрирует принцип каскадного соединения элементов фазовой интерполяции для кратного сокращения кванта времени, элементы, выделенные фоном, выполняют функцию буферов задержки опорных сигналов.

Для однофазного элемента, наряду с простотой схемы и полным размахом выходного напряжения, необходимым для непосредственного сопряжения с цифровой элементной базой, характерны и некоторые недостатки, такие как инвертирование сигнала, низкая устойчивость к помехам в шинах питания, невозможность электронного регулирования оси интерполяции, что требуется для перестройки частоты КГ.

Представленная на рис. 7 схема управляемого элемента фазовой интерполяции образована парой инверторов (см. рис. 4) с объединенными выходами и сопряженным управлением посредством разнонаправленного изменения напряжений U_y с помощью инвертирующего операционного усилителя со смещенной к $U_{ref} = E/2$ точкой баланса. Полученная в процессе моделирования в среде LTSpice4 [29] регулировочная характеристика элемента фазовой ин-

терполяции — зависимость позиции оси интерполяции Z относительно разделенных интервалом 100 пс фронтов опорных сигналов X и Y — демонстрирует линейное перемещение оси на ± 40 пс [30].

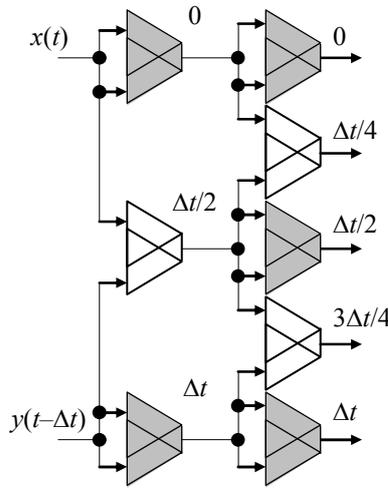


Рис. 6

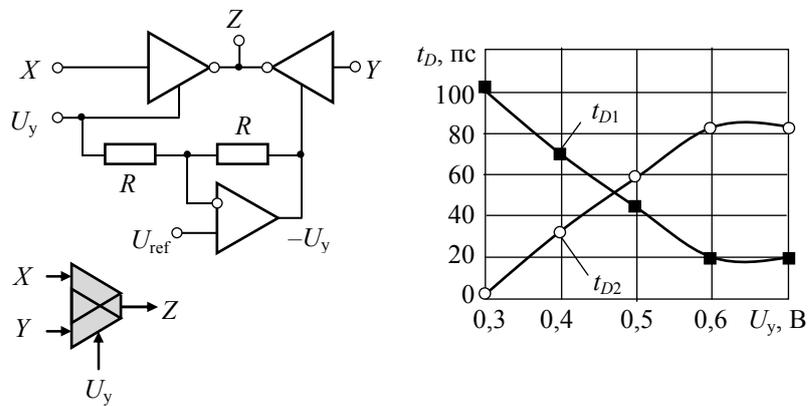


Рис. 7

Управление частотой кольцевого генератора. Электронная перестройка частоты КГ, которая может оказаться необходимой для ее стабилизации или подстройки в процессе фазовой синхронизации, осуществляется аналоговым или цифровым способом, в первом случае частота регулируется плавно, во втором — дискретно.

Решение задачи цифрового регулирования частоты допускает два подхода, первый из которых (прямой) предполагает изменение числа каскадов КГ, участвующих в образовании кольца обратной связи, при втором частота регулируется косвенно путем направленного перебора выходов генератора, т.е. воздействием на фазу (рис. 8).

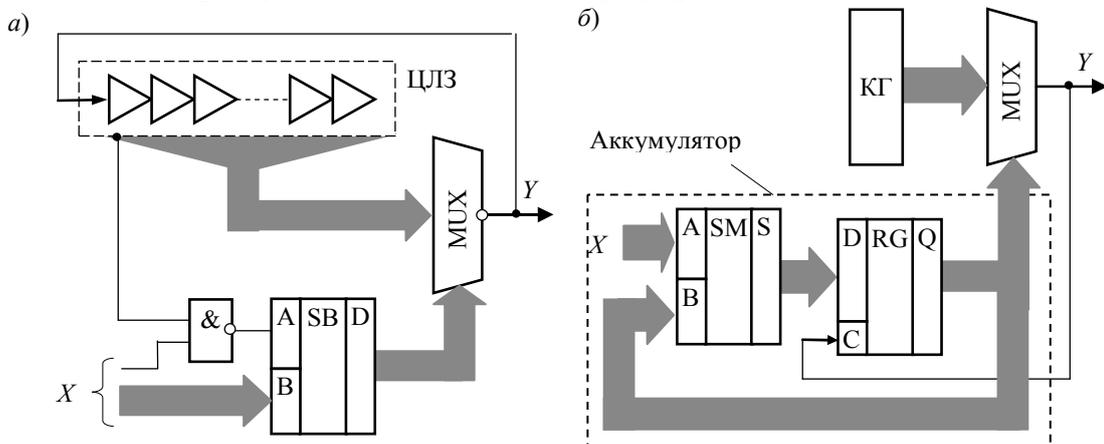


Рис. 8

В схеме, приведенной на рис. 8, а, КГ представлен в виде инвертирующего мультиплексора, замкнутого через состоящую из 2^n звеньев цифровую линию задержки (ЦЛЗ). Номер отвода ЦЛЗ, через который замыкается кольцо КГ, задается адресом мультиплексора A , формируемым примитивным вычитателем SB единицы из управляющего числа X с тем, чтобы получить шаг перестройки t_D периода генерируемых импульсов, в отличие от обычной схемы, где период кратен $2t_D$ (1). Это достигается корректировкой адреса в течение процесса формирования полувольт противоположных полярностей [31, 32]. Вычитатель находит разность n -разрядного числа, образованного старшими разрядами $(n+1)$ -разрядного кода X ($x_n \dots x_1$), и одноразрядного числа, значение которого зависит от его же младшего разряда x_0 и текущего состояния КГ, в результате чего адрес оказывается разным для разных полувольт:

$$A^+ = x_n x_{n-1} \dots x_1 - x_0, \quad (7)$$

а при отрицательной полувольте

$$A^- = x_n x_{n-1} \dots x_1 - 1. \quad (8)$$

Поскольку информационные входы мультиплексора связаны с отводами ЦЛЗ в порядке нарастания их номеров, то период импульсов оказывается равным

$$T = T^+ + T^- = (A^+ + 1)t_D + (A^- + 1)t_D = (A^+ + A^- + 2)t_D. \quad (9)$$

Однако согласно выражениям (8) и (9)

$$\begin{aligned} A^+ + A^- &= x_n x_{n-1} \dots x_1 - \bar{x}_0 + x_n x_{n-1} \dots x_1 - 1 = 2x_n x_{n-1} \dots x_1 - 2 + (1 - \bar{x}_0) = \\ &= 2x_n x_{n-1} \dots x_1 - 2 + x_0 = x_n x_{n-1} \dots x_1 x_0 - 2 = X - 2. \end{aligned}$$

Подставив это значение в (9), получим

$$T = Xt_D.$$

Период T генерируемых импульсов может перестраиваться в широких пределах от $2t_D$ до $(2^{n+1}-1)t_D$.

В варианте схемы КГ с косвенной перестройкой частоты (рис. 8, б) управляющий код X в каждом периоде генерирования добавляется в аккумуляторе (накапливающем сумматоре в составе сумматора с регистром в обратной связи) к текущему адресу мультиплексора, задавая таким образом знак и скорость его приращения. Новый адрес мультиплексора назначает один из выходов КГ, который в текущем такте служит выходом Y устройства. Заметим, что для организации N выходов в КГ достаточно иметь $N/2$ каскадов: одна половина фаз в диапазоне $(0 \dots \pi)$ образуется прямыми выходами его каскадов, а вторая половина в диапазоне $(\pi \dots 2\pi)$ — их инверсиями. Разрядность n аккумулятора связана с числом фаз КГ очевидным соотношением $N = 2^n$, период импульсов равен T_0 , фазовый сдвиг импульсов на смежных выходах составляет $\pi/2^{n-1}$.

Пусть управляющий код X неизменен, тогда после выработки каждого очередного выходного импульса Y происходит последовательное изменение значения адреса в том или ином направлении, в результате чего период импульсов становится равным

$$T_Y = T_0 + \frac{X}{2^n} T_0 = \left(1 + \frac{X}{2^n}\right) T_0.$$

Если $X \ll 2^n$, то частоту импульсов можно определить как

$$f = \left(1 - \frac{X}{2^n}\right) / T_0.$$

Для устойчивой работы генератора, исключающей перекрытие смежных импульсов, диапазон значений X должен быть ограничен числом $|X| < 2^{n-1}$, т.е. частоту импульсов можно перестраивать не более чем на $\pm 50\%$. Точность цифрового регулирования частоты ограничивается временем задержки каскада КГ, которое, используя элементы фазовой интерполяции

или матрицу связанных генераторов [33, 34], можно сократить, достигая, таким образом, разрешения по времени, свойственного аналоговым устройствам.

Для аналогового управления частотой каждый каскад КГ снабжают цепью регулирования задержки либо выполняют в виде управляемых элементов фазовой интерполяции.

Если первый подход достаточно очевиден, то второй требует пояснения. Его основу составляет способ опережающей фазовой интерполяции [35 — 38], созданный для уменьшения задержек каскадов КГ. Добавление множества дополнительных опережающих субсвязей между каскадами внутри основного кольца генератора обеспечивает за счет объединения выходов вентилях разных каскадов сокращение кванта времени t_D и относительное приращение частоты колебаний [39]:

$$\delta f \approx \left(\frac{C_{\text{св}}}{C} - 1 \right) + k_0 A_S \frac{C_{\text{св}}}{C \operatorname{tg} \theta},$$

где $C_{\text{св}}$ и C — емкость нагрузки каскада для схемы с субсвязями и без них; θ — фазовый сдвиг каскада с учетом его инверсии; A_S — усиление шунтирующего инвертора; $k_0 = \sin[(i-1)\theta] + \operatorname{tg}\theta \cdot \cos[(i-1)\theta]$ — фазовый коэффициент, зависящий от индекса обратной связи i , численно равного количеству инверторов в каждом контуре дополнительной обратной связи.

Известные решения для подобных КГ направлены на повышение рабочей частоты и не предусматривают возможности электронного управления частотой, однако такая возможность появляется, если заменить нерегулируемые вентили управляемыми элементами фазовой интерполяции.

На рис. 9 показаны схемы управляемых напряжением U_y кольцевых генераторов, первая из которых (а) построена на управляемых инверторах (см. рис. 4), а вторая (б) — на управляемых элементах фазовой интерполяции (см. рис. 7). Для первой схемы на основании формулы (2) можно составить выражение модуляционной характеристики $f(U_y)$:

$$f = \frac{K_n (U_y - U_m)^2}{2NC_n E}.$$

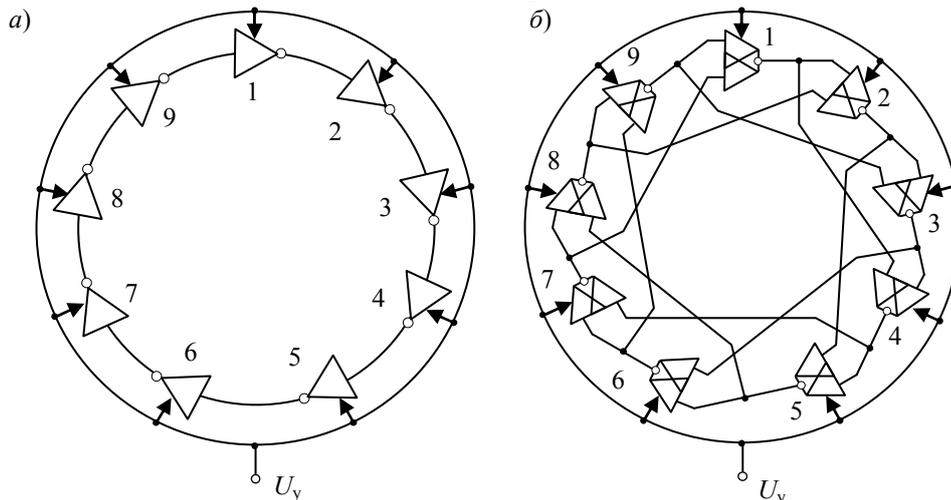


Рис. 9

Вторая схема образована нечетным числом замкнутых в кольцо элементов фазовой интерполяции, для связей по кольцу использованы их первые входы. Дополнительные субсвязи шунтируют пары каскадов основного кольца посредством вторых входов элементов фазовой интерполяции, которые у каждого i -го каскада подключены к выходу $(i-3)$ -го каскада. Шунтирование посредством субсвязей четного числа каскадов гарантирует выполнение условия

интерполяции — наличие на входах каждого элемента пары смещенных по времени почти синфазных сигналов с перекрывающимися во времени фронтами.

Позиция фронта (по уровню половины размаха) выходного импульса Z каждого элемента фазовой интерполяции определяется опорными колебаниями X , Y , задержкой t_{D0} базового инвертора и нормированным к питающему напряжению управляющим воздействием $\alpha = U_y/E \in 0...1$:

$$t_Z = \alpha t_X + (1 - \alpha)t_Y + t_{D0} \quad (10)$$

Границы диапазона перестройки частоты определяются количеством элементов фазовой интерполяции, входящих в замкнутое кольцо генератора. Если $\alpha = 1$, то согласно (10) задержка каскада отсчитывается от момента t_X , в кольце оказывается N каскадов, и частота равна $f_{\min} = 1/(2N_{\alpha=1}t_{D0})$. По мере уменьшения α элемент фазовой интерполяции осуществляет взвешенное суммирование опорных сигналов, его задержка отсчитывается от оси интерполяции и сокращается. По достижении значения $\alpha = 0$ частота становится максимальной: $f_{\max} = 1/(2N_{\alpha=0}t_{D0})$. Таким образом, диапазон перестройки частоты составляет $f_{\max}/f_{\min} = N_{\alpha=1}/N_{\alpha=0}$. Так, в схеме КГ, составленной из 9 каскадов (рис. 9, б), при $\alpha = 1$ в кольцо входят все элементы фазовой интерполяции ($N_{\alpha=1} = 9$), а при $\alpha = 0$ схема распадается на три кольца из элементов 1, 4, 7, элементов 2, 5, 8 и элементов 3, 6, 9 ($N_{\alpha=0} = 3$). Следовательно, диапазон перестройки частоты колебаний оценивается отношением 3:1.

Монотонность модуляционной характеристики зависит от числа каскадов схемы. Не углубляясь в детали, которые рассмотрены в работе [30], отметим, что если число каскадов КГ не кратно трем, то характеристика становится немонотонной. При любом значении управляющего воздействия число каскадов генератора остается неизменным и равным N , частота на границах диапазона перестройки будет минимальной f_{\min} . В центральной части модуляционной характеристики частота возрастает до значения

$$f_0 = \frac{1}{2\pi RC_H} \left[\operatorname{tg} \left(\frac{N+1}{N} \right) + k_0 A_S \right],$$

где R — выходное сопротивление, при этом отношение f_{\max}/f_{\min} остается примерно тем же, что и в схеме с кратным числом каскадов.

На рис. 10 представлены формы модуляционных характеристик, полученных в результате моделирования в среде LTSpice4 для генераторов, построенных на моделях МОП-транзисторов с коротким каналом BSIM4, изготовленных по нормам 50-нанометрового технологического процесса [40, 41].

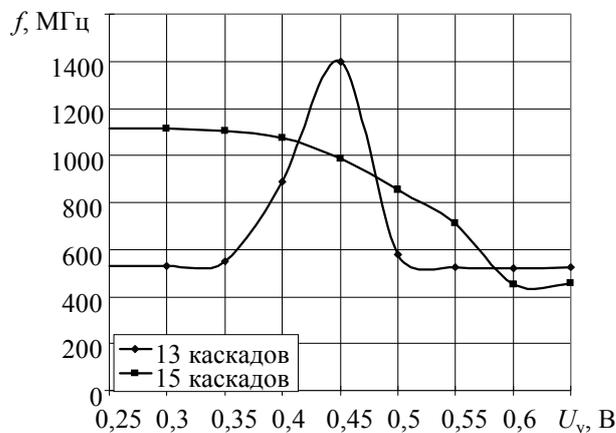


Рис. 10

Применение программируемых пользователем вентильных матриц (ППВМ) [42] благодаря их универсальности и соизмеримыми с заказными БИС быстродействию, энергопотреблению и степени интеграции компонентов на кристалле существенно упрощает проектирование нестандартных измерительных устройств, сокращая затраты времени и средств. Известно множество вариантов схем кольцевых генераторов на ППВМ в составе различных функциональных блоков [43—45], поэтому здесь остановимся лишь на некоторых принципах организации КГ на кристалле ППВМ для преобразователей время—код.

Прежде всего, необходимо отметить, что аналоговая подстройка частоты КГ на ППВМ невозможна, так как конфигурируемые блоки ППВМ составлены из стандартных логических вентилях, не допускающих изменения их токового режима и, следовательно, скорости переключения. По этой причине на ППВМ нельзя стабилизировать частоту колебаний КГ и уменьшить квант времени способами, принятыми в заказных БИС [46], хотя известны разработки ППВМ — преобразователей время—код (ПВК) нониусного типа, в которых огромное „мертвое время“ сочетается с субмикросекундным разрешением [47]. Субвентильное разрешение путем фазовой интерполяции на ППВМ неосуществимо вследствие ограничений на межсоединения, не предусматривающих конструкций типа „монтажное ИЛИ“ объединением выходов вентилях. Поэтому для повышения точности преобразования времени используют другие подходы, основанные на применении множества связанных КГ или линий задержки и базирующиеся на том, что однородные элементы на полупроводниковом кристалле обладают достаточно высокой идентичностью характеристик. Так, несмотря на некоторый технологический разброс значений генерируемой частоты ряда КГ, выполненных на одном кристалле ППВМ, они показывают практически идеальное совпадение зависимостей частоты от температуры и питающего напряжения [48].

Анализ публикаций позволяет выделить основные схемные приемы повышения точности построенных на ППВМ ПВК с времязадающим ядром в виде кольцевого генератора.

1. „Грубый“ подсчет числа периодов КГ, укладывающихся в измеряемом интервале, дополняется фиксацией логического состояния выходов КГ в моменты начала и конца интервала с последующим преобразованием зафиксированных термометрических кодов в обычные двоичные числа, отражающие позиции событий внутри опорного периода.

2. Съем логического состояния выходов КГ производится „на лету“ без останова генератора [5], что позволяет избежать погрешности момента его запуска.

3. Частота КГ не стабилизируется, но непрерывно измеряется, результат измерения используется для последующего вычисления интервала [15].

4. Сокращение шага дискретизации по времени достигается использованием в качестве элементов задержки (каскадов КГ или цифровой линии задержки) цепей быстрого переноса сумматоров [49] или даже ресурсов маршрутизации — проводников межсоединений на кристалле [50].

5. Организация многоканального процесса параллельного преобразования интервала осуществляется с применением множества КГ либо матрицы элементов задержки [5, 50, 51]. Идея данного способа состоит в возможности уменьшить в \sqrt{N} раз случайную составляющую погрешности по результатам N независимых измерений одной и той же величины с последующим усреднением.

Заключение. В статье выполнен обзор схемных принципов построения кольцевых генераторов импульсов в цифровых измерительных преобразователях информации, применение которых позволяет повысить точность преобразования за счет сокращения шага дискретизации по времени. Представлены базовые структуры КГ и рассмотрены их основные свойства. Приведены примеры вариантов схем каскадов в виде управляемых элементов задержки и элементов фазовой интерполяции, обеспечивающих регулирование частоты колебаний и сокращение кванта времени, а также способы и схемы электронной аналоговой и цифровой

перестройки частоты КГ с непосредственным и косвенным (через фазу) воздействием. Для устройств на базе программируемых вентиляционных матриц указаны способы и технические приемы построения преобразователей время—код повышенной точности.

СПИСОК ЛИТЕРАТУРЫ

1. *Рахтор Т. С.* Цифровые измерения. АЦП/ЦАП: Пер. с англ. М.: Техносфера, 2006. 376 с.
2. *Шляндин В. М.* Цифровые измерительные преобразователи и приборы: Учебник для вузов. М.: Высшая школа, 1973. 278 с.
3. *Топильский В. Б.* Схемотехника аналого-цифровых преобразователей. М.: Техносфера, 2014. 288 с.
4. *Mandal M. K., Sarkar B. C.* Ring oscillators: Characteristics and applications // *Indian Journal of Pure & Applied Physics*. 2010. Vol. 48. P. 136—145.
5. *Чулков В. А.* Интерполирующие преобразователи время—код // *Автометрия*. 2008. Т. 44, № 6. С. 116—127.
6. *Мейзда Ф.* Электронные измерительные приборы и методы измерений: Пер. с англ. М.: Мир, 1990. 535 с.
7. *Раннев Г. Г., Тарасенко А. П.* Методы и средства измерений: Учебник для вузов. М.: Изд. центр „Академия“, 2004. 336 с.
8. *Чулков В. А.* Управляемые генераторы импульсов с селекцией опорной фазы // *Радиотехника*. 2002. № 10. С. 51—55.
9. *Чулков В. А.* Генераторы импульсов с фазовым субквантованием // *Изв. вузов. Приборостроение*. 2004. Т. 47, № 8. С. 28—34.
10. *Чулков В. А.* Интерполирующие устройства синхронизации и преобразователи информации. М.: Физматлит, 2010. 324 с.
11. *Чулков В. А.* Устройства синхронизации с элементами фазовой интерполяции // *Изв. вузов. Приборостроение*. 2009. Т. 52, № 9. С. 53—57.
12. *Бутаев М. М., Чулков В. А.* Управляемые КМОП элементы задержки для интерполирующих преобразователей информации // *Вопр. радиоэлектроники. Сер. ЭВТ*. 2010. Вып. 5. С. 130—140.
13. *Чулков В. А., Нестеренко С. А.* Локальная фазовая интерполяция в технике преобразования информации // XI Междунар. науч.-техн. конф. „Новые информационные технологии и системы“: Сб. науч. статей. Пенза: Изд-во ПГУ, 2014. С. 22—24.
14. Пат. 2260830 РФ. Устройство для измерения интервала времени / *В. А. Чулков*. Опубл. 20.09.2005. Бюл. № 26.
15. *Чулков В. А., Медведев А. В.* Интерполирующий преобразователь время—код на ПЛИС // *Приборы и техника эксперимента*. 2009. № 6. С. 31—35.
16. *Бирюков С. А.* Применение цифровых микросхем серий ТТЛ и КМОП. М.: ДМК Пресс, 2006. 240 с.
17. *Брага Н. С.* Проекты и эксперименты с КМОП микросхемами: Учеб. пособие: Пер. с англ. М.: ДМК Пресс, 2010. 248 с.
18. *Docking S., Sachdev M.* An analytical equation for the oscillation frequency of high-frequency ring oscillators // *IEEE Journal of Solid State Circuits*. 2004. Vol. 39, N. 3. P. 533—537.
19. *Docking S., Sachdev M.* A method to derive an equation for the oscillation frequency of a ring oscillator // *IEEE Transact. on Circuits and Systems I*. 2003. Vol. 50. P. 259—264.
20. *Weigandt T., Kim B., Gray P.* Analysis of timing jitter in CMOS ring oscillators // *Proc. of IEEE Intern. Symp. Circuits and Systems (ISCAS)*. 1994. P. 27—30.
21. *McNeill J.* Jitter in ring oscillators // *IEEE Journal of Solid-State Circuits*. 1997. Vol. 32, N 6. P. 870—879.
22. *Hajimiri A., Lee T.H.* A general theory of phase noise in electrical oscillators // *IEEE Journal of Solid-State Circuits*. 1998. Vol. 33, N 2. P. 179—194.
23. *Hajimiri A., Limotyrakis S., Lee T.* Jitter and phase noise in ring oscillators // *IEEE Journal of Solid-State Circuits*. 1999. Vol. 34, N 6. P. 790—804.

24. *Abidi A. A.* Phase noise and jitter in cmos ring oscillators // IEEE Journal of Solid-State Circuits. 2006. Vol. 41, N 8. P. 1803—1816.
25. *Корн Г. А., Корн Т. М.* Справочник по математике для научных работников и инженеров. Определения, теоремы, формулы. М.: Наука, 1984. 831 с.
26. *Beek R. C. H., Klumperink E. A. M., Vaucher C. S., Nauta B.* On jitter due to delay cell mismatch in DLL-based clock multipliers // Proc. of IEEE Intern. Symp. on Circuits and Systems. 2002. Vol. 2. P. 396—399.
27. *Преснухин Л. Н., Воробьев Н. В., Шишкевич А. А.* Расчет элементов цифровых устройств: Учеб. пособие. М.: Высшая школа, 1991. 525 с.
28. *Jovanovic G., Stojcev M., Stamenkovic Z.* A CMOS voltage controlled ring oscillator with improved frequency stability // Scientific Publications of the State University of Novi Pazar. Ser. A: Applied Math. Informatics and Mechanics. 2010. Vol. 2, N 1. P. 1—9.
29. Linear Technology — Design Simulation and Device Models [Электронный ресурс]: <<http://www.linear.com/designtools/software/#LTspice>>, 24.03.2018.
30. *Нестеренко С. А., Чулков В. А.* Управляемый кольцевой генератор импульсов // Изв. вузов. Приборостроение. 2013. Т. 56, № 10. С. 58—63.
31. Пат. 2170490 РФ. Генератор импульсов с цифровой перестройкой периода / *В. А. Чулков*. Опубл. 10.07.2001. Бюл. № 19.
32. *Чулков В. А.* Управляемые кольцевые генераторы импульсов в технике синхронизации // Изв. вузов. Поволжский регион. Технические науки. 2017. № 1(41). С. 30—42.
33. *Maneatis J. G., Horowitz M. A.* Precise delay generation using coupled oscillators // IEEE Journal of Solid-State Circuits. 1993. Vol. 28, N 12. P. 1273—1282.
34. Pat. 5717362 USA. Array Oscillator Circuit / *J. G. Maneatis, M. A. Horowitz*. Publ. 10.02.1998.
35. *Lee S.-J., Kim B., Lee K.* A novel high-speed ring oscillator for multiphase clock generation using negative skewed delay scheme // IEEE Journal of Solid-State Circuits. 1997. Vol. 32, N 2. P. 289—291.
36. *Straayer M. Z., Perrott M. H.* A multi-path gated ring oscillator TDC with first-order noise shaping // IEEE Journal of Solid-State Circuits. 2009. Vol. 44, N 4. P. 1089—1098.
37. *Park Y. S., Han P. S., Choi W. Y.* Linear analysis of feedforward ring oscillators // IEICE Transact. on Electronics. 2010. Vol. E93-C, N 9. P. 1467—1470.
38. *Pyung-Su Han.* Analysis of Feedforward Ring Oscillators and Its Application to High-Speed Multiphase Clock Generation: Ph. D. Dis. [Электронный ресурс]: <http://tera.yonsei.ac.kr/publication/pdf/PhD_2009_PSHan.pdf>, 20.06.2018.
39. *Sun L., Kwasniewski T. A.* A 1.25-GHz 0.35- μm monolithic CMOS PLL based on a multiphase ring oscillator // IEEE Journal of Solid-state Circuits. 2001. Vol. 36, N 6. P. 910—916.
40. *Baker R. J.* CMOS: circuit design, layout, and simulation // IEEE Press Series on Microelectronic Systems. 2010. 1208 p.
41. Модели МОП приборов [Электронный ресурс]: <http://cmosedu.com/cmos1/cmosedu_models.txt>, 24.03.2018.
42. *Стешенко В. Б.* ПЛИС фирмы „ALTERA“. Элементная база, система проектирования и языки описания аппаратуры. М.: ДМК–Пресс, 2015. 576 с.
43. *Maiti A., Schaumont P.* Improved ring oscillator PUF: An FPGA-friendly secure primitive // J. of Cryptology. 2011. Vol. 24, is. 2. P. 375—397.
44. *Jairo-Leon J., Boeto E., Castillo E., Parrilla E.* Ring oscillators as thermal sensors in FPGAs: Experiments in low voltage // Proc. VI Southern Programmable Logic Conf. (SPL), IEEE Press. March, 2010. P. 133—137.
45. *Ugur C., Koenig W., Michel J., Palka M., Traxler M.* Field programmable gate array based data digitisation with commercial elements // Topical Workshop on Electronics for Particle Physics, 17—21 Sept., 2012. Oxford, U.K. [Электронный ресурс]: <<http://iopscience.iop.org/article/10.1088/1748-0221/8/01/C01035/pdf>>, 24.03.2018.
46. *Bratov V., Katzman V., Binkley J.* Sub-picosecond resolution time-to-digital converter [Электронный ресурс]: <<https://www.osti.gov/servlets/purl/901571>>, 24.03.2018.

47. *Chen C., Meng S., Xia Z., Fang G., Yin H.* An FPGA-integrated time-to-digital converter based on a ring oscillator for programmable delay line resolution measurement // *J. of Electrical and Computer Engineering*. 2014. Vol. 2014. P. 1—5. [Электронный ресурс]: <<https://www.hindawi.com/journals/jece/2014/230803/>>, 24.03.2018.
48. *Медведев А. В., Чулков В. А.* Кольцевые генераторы импульсов на ПЛИС // *Изв. вузов. Приборостроение*. 2009. Т. 52, № 12. С. 50—53.
49. *Song J., An Q., Liu S.* A High-resolution time-to-digital converter implemented in field-programmable-gate-arrays // *IEEE Transact. on Nuclear Science*. 2006. Vol. 53, N 1. P. 236—241.
50. *Zhang M., Wang H., Liu Y.* A 7.4 ps FPGA-based TDC with a 1024-unit measurement matrix // *Sensors*. 2017. Vol. 17. P. 865 [Электронный ресурс]: <<http://www.mdpi.com/1424-8220/17/4/865/htm>>, 24.03.2018.
51. Пат. 2546075 РФ. Цифровой измерительный преобразователь интервала времени / В. А. Чулков. Опубл. 10.04.2015. Бюл. № 10.

Сведения об авторе

Валерий Александрович Чулков

— д-р техн. наук, доцент; Пензенский государственный технологический университет, кафедра биомедицинской инженерии;
E-mail: chu204229@mail.ru

Поступила в редакцию
21.06.18 г.

Ссылка для цитирования: Чулков В. А. Кольцевые генераторы импульсов в цифровых преобразователях информации // *Изв. вузов. Приборостроение*. 2019. Т. 62, № 1. С. 5—22.

RING PULSE GENERATORS IN DIGITAL INFORMATION DEVICES

V. A. Chulkov

Penza State Technological University, 440039, Penza, Russia
E-mail: chu204229@mail.ru

An overview of the development of ring pulse generators for digital measuring transducers is presented. Among others, devices based on user-programmable gate arrays are considered. Basic structures of the ring oscillators are presented, as well as design options of their cascades with the ability to control delay time and, therefore, stabilization and regulation of the frequency of the pulses. Methods and technical implementation of digital and analogue adjustment of vibration frequency with the use of advanced interpolation are described. Recommendations on construction of time—code converters based on the valve matrix programmable by the user are formulated.

Keywords: time, interval, ring generator, phase interpolation, delay element, time discretization

REFERENCES

1. Rathore T.S. *Digital Measurement Techniques*, Alpha Science International Ltd., Pangbourne, England, 2003, 309 p.
2. Shlyandin V.M. *Tsifrovyye izmeritel'nyye preobrazovateli i pribory* (Digital Measuring Transducers and Devices), Moscow, 1973, 278 p. (in Russ.)
3. Topil'skiy V.B. *Skhemitekhnika analogo-tsifrovyykh preobrazovateley* (Circuitry of Analog-to-Digital Converters), Moscow, 2014, 288 p. (in Russ.)
4. Mandal M.K., Sarkar B.C. *Journal of Pure & Applied Physics*, 2010, no. February(48), pp. 136—145.
5. Chulkov V.A. *Optoelectronics, Instrumentation and Data Processing*, 2008, no. 6(44), pp. 116—127. (in Russ.)
6. Mazda F.F. *Electronic Instruments and Measurement Techniques*, Cambridge University Press, 1987, 320 p.
7. Rannev G.G., Tarasenko A.P. *Metody i sredstva izmereniy* (Methods and Means of Measurement), Moscow, 2004, 336 p. (in Russ.)
8. Chulkov V.A. *Radioengineering*, 2002, no. 10, pp. 51—55. (in Russ.)
9. Chulkov V.A. *Journal of Instrument Engineering*, 2004, no. 8, pp. 28—34. (in Russ.)
10. Chulkov V.A. *Interpoliruyushchiye ustroystva sinkhronizatsii i preobrazovateli informatsii* (The Interpolating Devices of Synchronization and Converters of Information), Moscow, 2010, 324 p. (in Russ.)
11. Chulkov V.A. *Journal of Instrument Engineering*, 2009, no. 9, pp. 53—57. (in Russ.)
12. Butayev M.M., Chulkov V.A. *Issues of radio electronics. Electronic computers*, 2010, no. 5,

- pp. 130–140. (in Russ.)
13. Chulkov V.A., Nesterenko S.A. *Novyye informatsionnyye tekhnologii i sistemy* (New Information Technologies and Systems), Collection of articles of the XI International Scientific and Technical Conference, Penza, 2014, pp. 22–24. (in Russ.)
 14. Patent 2260830 RU, *Ustroystvo dlya izmereniya intervala vremeni* (The Device for Measurement of an Interval of Time), Chulkov V.A., Published 20.09.2005, Bulletin 26. (in Russ.)
 15. Chulkov V.A., Medvedev A.V. *Instruments and Experimental Techniques*, 2009, no. 6(52), pp. 788–792.
 16. Biryukov S.A. *Primeneniye tsifrovyykh mikroskhem seriy TTL i KMOP* (Application of Digital Chips of the TTL and CMOS Series), Moscow, 2006, 240 p. (in Russ.)
 17. Braga N.C. Book CMOS projects and experiments: fun with the 4093 integrated circuit, Newnes, 1999, 339 p.
 18. Docking S., Sachdev M. *IEEE Journal of Solid State Circuits*, 2004, no. 3(39), pp. 533–537.
 19. Docking S., Sachdev M. *IEEE Transactions on Circuits and Systems I*, 2003, no. February(50), pp. 259–264.
 20. Weigandt T., Kim B., Gray P. Proc. *IEEE Int. Symp. Circuits and Systems (ISCAS)*, 1994, pp. 27–30.
 21. McNeill J. *IEEE Journal of Solid-State Circuits*, 1997, no. 6(32), pp. 870–879.
 22. Hajimiri A., Lee T.H. *IEEE Journal of Solid-State Circuits*, 1998, no. 2(33), pp. 179–194.
 23. Hajimiri A., Limotyrakis S., Lee T. *IEEE Journal of Solid-State Circuits*, 1999, no. 6(34), pp. 790–804.
 24. Abidi A.A. *IEEE Journal of Solid-State Circuits*, 2006, no. 8(41), pp. 1803–1816.
 25. Korn G.A., Korn T.M. *Mathematical handbook: For scientists and engineers*, NY, McGraw-Hill, 1968.
 26. Beek R.C.H., Klumperink E.A.M., Vaucher C.S., Nauta B. *Proceedings of IEEE International Symposium on Circuits and Systems*, 2002, no. May(2), pp. 396–399.
 27. Presnukhin L.N., Vorob'yev N.V., Shishkevich A.A. *Raschet elementov tsifrovyykh ustroystv* (Calculation of Elements of Digital Devices), Moscow, 1991, 525 p. (in Russ.)
 28. Jovanovic G., Stojcev M., Stamenkovic Z. *Scientific publications of the State University of Novi Pazar. Ser. A: APPL. MATH. INFORM. AND MECH.*, 2010, vol. 2, 1, pp. 1–9.
 29. *Linear Technology – Design Simulation and Device Models*, <http://www.linear.com/designtools/software/#LTspice>.
 30. Nesterenko S.A., Chulkov V.A. *Journal of Instrument Engineering*, 2013, no. 10(56), pp. 58–63. (in Russ.)
 31. Patent 2170490 RU *Generator impul'sov s tsifrovoy perestroykoy perioda* (Pulse Generator with Digital Period Adjustment), Chulkov V.A., Published 10.07.2001, Bulletin 19. (in Russ.)
 32. Chulkov V.A. *University proceedings. Volga region. Technical sciences*, 2017, no. 1(41), pp. 30–42. (in Russ.)
 33. Maneatis J.G., Horowitz M.A. *IEEE Journal of Solid-State Circuits*, 1993, no. 12(28), pp. 1273–1282.
 34. Patent 5717362 USA, *Array oscillator circuit*, Maneatis J.G., Horowitz M.A., Published 10.02.1998.
 35. Lee S.-J., Kim B., Lee K. *IEEE Journal of Solid-State Circuits*, 1997, no. 2(32), pp. 289–291.
 36. Straayer M.Z., Perrott M.H. *IEEE Journal of Solid-State Circuits*, 2009, no. 4(44), pp. 1089–1098.
 37. Park Y.S., Han P.S., Choi W.Y. *IEICE Transactions on Electronics*, 2010, no. 9(E93-C), pp. 1467–1470.
 38. Pyung-Su Han. *Analysis of Feedforward Ring Oscillators and Its Application to High-Speed Multi-phase Clock Generation*, Ph. D. Dissertation, http://tera.yonsei.ac.kr/publication/pdf/PhD_2009_PSHan.pdf.
 39. Sun L., Kwasniewski T.A. *IEEE Journal of Solid-state Circuits*, 2001, no. 6(36), pp. 910–916.
 40. Baker R.J. *CMOS: circuit design, layout, and simulation, IEEE Press Series on Microelectronic Systems*, 2010, 1208 p.
 41. http://cmosedu.com/cmosedu_models.txt.
 42. Steshenko V.B. *PLIS firmy "ALTERA". Elementnaya baza, sistema proyektirovaniya i yazyki opisaniya apparatury* (FPGA "ALTERA". Element Base, Design System and Hardware Description Languages), Moscow, 2015, 576 p. (in Russ.)
 43. Maiti A., Schaumont P. *Journal of Cryptology*, 2011, no. 2(24), pp. 375–397.
 44. Jairo-Leon J., Boemo E., Castillo E., Parrilla E. *VI Southern Programmable Logic Conference (SPL)*, IEEE Press., March 2010, pp. 133–137.
 45. Ugur C., Koening W., Michel J., Palka M., Traxler M. *Topical workshop on electronics for particle physics*, OXFORD, UK, 17–21 September 2012, <http://iopscience.iop.org/article/10.1088/1748-0221/8/01/C01035/pdf>.
 46. Bratov V., Katzman V., Binkley J. *Advanced Science and Novel Technology Company, Rancho Palos Verdes, CA* (United States). SBIR Phase I Final Report: "Multi-Channel Time Interval Digitizing System with Digital Initial Calibration", <https://www.osti.gov/servlets/purl/901571>.
 47. Chen C., Meng S., Xia Z., Fang G., Yin H. *Journal of Electrical and Computer Engineering*, 2014, January, pp. 1–5, <https://www.hindawi.com/journals/jece/2014/230803/>.
 48. Medvedev A.V., Chulkov V.A. *Journal of Instrument Engineering*, 2009, no. 12, pp. 50–53. (in Russ.)
 49. Song J., An Q., Liu S. *IEEE transactions on nuclear science*, 2006, no. 1(53), pp. 236–241.

50. Zhang M., Wang H., Liu Y. *Sensors*, 2017, vol. 17, p. 865, <http://www.mdpi.com/1424-8220/17/4/865/htm>.
51. Patent 2546075 RU, *Tsifrovoy izmeritel'nyy preobrazovatel' intervala vremeni* (Digital Measuring Transducer of the Time Interval), Chulkov V.A., Published 10.04.2015, Bulletin 10. (in Russ.)

Data on author**Valery A. Chulkov**

— Dr. Sci., Associate Professor; Penza State Technological University, Department of Biomedical Engineering;
E-mail: chu204229@mail.ru

For citation: Chulkov V. A. Ring pulse generators in digital information devices. *Journal of Instrument Engineering*. 2019. Vol. 62, N 1. P. 5—22 (in Russian).

DOI: 10.17586/0021-3454-2019-62-1-5-22