

В. В. ТОГАТОВ, П. А. ГНАТЮК, Д. С. ТЕРНОВСКИЙ

## ТЕОРИЯ СВЕРХБЫСТРОГО ВЫКЛЮЧЕНИЯ МОП-ТРАНЗИСТОРОВ

Рассмотрен режим сверхбыстрого выключения высоковольтного МОП-транзистора, при котором время переключения прибора не превышает единиц наносекунд. Дано объяснение механизма сверхбыстрого выключения и предложена его математическая модель. Приведены результаты прямых экспериментов, подтверждающих наличие механизма сверхбыстрого выключения.

**Ключевые слова:** МОП-транзистор, высоковольтная техника, импульсная техника, техника наносекундного диапазона.

В работе [1] предложена теория сверхбыстрого включения МОП-транзистора, в которой установлено, что в общем случае процесс включения МОП-транзистора состоит из двух этапов: сверхбыстрого включения и установления стационарного состояния. При этом постоянная времени на этапе установления на порядок и более превышает длительность этапа сверхбыстрого включения, составляющую единицы наносекунд.

В развитие этой теории в настоящей статье рассматривается режим сверхбыстрого выключения МОП-транзистора, который также реализуется в два этапа: сверхбыстрого выключения, составляющего единицы наносекунд, и более медленного этапа спада тока. В статье использованы обозначения, принятые в работе [1].

**Анализ режима сверхбыстрого выключения.** Проанализируем процесс выключения МОП-транзистора из режима насыщения, когда ток стока  $i_D$  в момент переключения ограничивается элементами внешней цепи. На рис. 1 показана схема выключения транзистора  $Q$ . К цепи стока транзистора через омическую нагрузку  $R_L$  подключен источник постоянного напряжения  $V_H$ . Схема дополнена элементами, учитывающими индуктивности  $L_D$  и  $L_S$  выводов транзистора и токоподводящих дорожек в цепях стока и истока. На схеме также показаны межэлектродные емкости  $C_{GS}$ ,  $C_{GD}$  и  $C_{DS}$ .

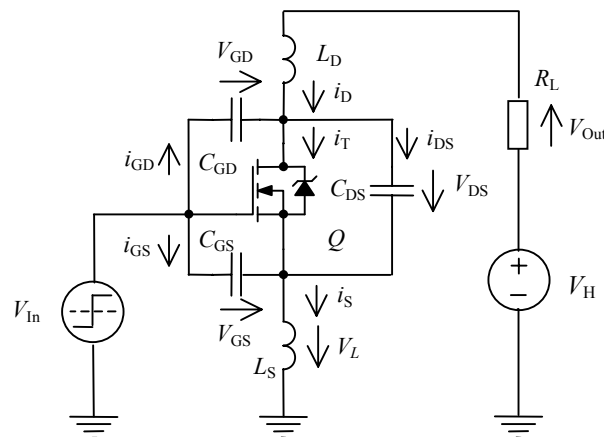


Рис. 1

При анализе процесса выключения будем использовать кусочно-линейную аппроксимацию передаточной характеристики МОП-транзистора. Согласно этой аппроксимации ток транзистора

$$i_T = \begin{cases} 0, & V_{GS} \leq V_{Th}; \\ S(V_{GS} - V_{Th}), & V_{GS} > V_{Th}, \end{cases}$$

где  $S$  — крутизна транзистора,  $V_{GS}$  — напряжение на емкости  $C_{GS}$ ,  $V_{Th}$  — пороговое напряжение транзистора; согласно принятой аппроксимации ток  $i_T$  определяется только напряжением  $V_{GS}$  на емкости  $C_{GS}$  и не зависит от токов, протекающих через емкости  $C_{GD}$  и  $C_{DS}$ .

После подачи в цепь затвора транзистора отрицательного напряжения  $V_R$  емкость  $C_{GS}$ , заряженная до положительного напряжения  $V_{GS}(0) = V_F$ , перезаряжается через индуктивность  $L_S$  в цепи истока. На этапе задержки при выключении транзистора ток  $i_T$  остается постоянным и равным току насыщения  $(i_D)_{Sat}$ . Момент окончания этапа задержки  $t = t_{Del}$ , соответствующий переходу транзистора в активный режим, определяется из уравнения

$$V_{GS}(t_{Del}) - V_{Th} = \frac{(i_D)_{Sat}}{S}.$$

В этом уравнении за начало отчета  $t = 0$  принят момент изменения полярности затворного напряжения. При мгновенном переключении напряжения  $V_F$  на  $-V_R$  и нулевом сопротивлении в цепи затвора ток затвора в момент окончания задержки определяется как [2]

$$i_{GS}(t_{Del}) = -\frac{I_F - (i_D)_{Sat}}{S} \sqrt{\frac{C_{GS}}{L_S} \left[ 1 + 2 \frac{(i_D)_{Sat} + I_R}{I_F - (i_D)_{Sat}} \right]}, \quad (1)$$

где  $(i_D)_{Sat} = V_H / R_L$ ,  $I_F = S(V_F - V_{Th})$ ,  $I_R = S(V_R + V_{Th})$ .

При уменьшении напряжения затвор-исток до значения  $V_{GS}(t_{Del})$  транзистор переходит в активный режим и ток через транзистор уменьшается. При выводе переходной характеристики тока  $i_T(t)$  воспользуемся следующими соотношениями:

$$-V_R = V_{GS} + V_L, \quad V_L = L_S \frac{di_S}{dt}, \quad V_{GS} = V_{Th} + \Delta V_{GS}, \quad i_S = i_T + i_{GS}, \quad i_T = S \Delta V_{GS}, \quad i_{GS} = C_{GS} \frac{d\Delta V_{GS}}{dt}.$$

Здесь  $\Delta V_{GS}$  — превышение напряжения  $V_{GS}$  над пороговым  $V_{Th}$ ,  $V_L$  — напряжение на индуктивности  $L_S$ .

Комбинируя эти выражения, получаем уравнение, определяющее переходную характеристику тока  $i_T(t)$  МОП-транзистора:

$$\frac{d^2 \Delta V_{GS}}{dt^2} + \frac{S}{C_{GS}} \frac{d\Delta V_{GS}}{dt} + \frac{1}{L_S C_{GS}} \Delta V_{GS} = -\frac{V_R + V_{Th}}{L_S C_{GS}}. \quad (2)$$

Примем за начало отсчета ( $t = 0$ ) на этапе спада тока момент перехода транзистора в активный режим (момент окончания этапа задержки  $t_{Del}$ ). Тогда начальные условия задачи на этом этапе могут быть записаны в следующем виде:

$$\Delta V_{GS}(0) = \frac{(i_D)_{Sat}}{S}, \quad \frac{d\Delta V_{GS}}{dt}(0) = \frac{i_{GS}(t_{Del})}{C_{GS}}. \quad (3)$$

Решение уравнения (2) при начальных условиях (3) приводится к виду

$$i_T(t) = -I_R + e^{-\delta t} \left[ (I_R + (i_D)_{Sat}) \left( \frac{\delta}{\gamma} \operatorname{sh} \gamma t + \operatorname{ch} \gamma t \right) + \frac{2\delta i_{GS}(t_{Del})}{\gamma} \operatorname{sh} \gamma t \right], \quad (4)$$

где  $\delta = \frac{S}{2C_{GS}}$ ,  $\gamma = \sqrt{\delta^2 - \frac{1}{L_S C_{GS}}}$ .

Для упрощения выражения (4) воспользуемся приближенными равенствами:

$$\gamma \approx \frac{S}{2C_{GS}} - \frac{1}{SL_S}, \quad \frac{\delta}{\gamma} \approx 1 + \frac{2C_{GS}}{S^2 L_S}.$$

При значениях этих параметров, используемых в последующих расчетах, погрешность определения величин  $\gamma$  и  $\delta/\gamma$  составляет менее 1%. Пренебрегая также членами второго порядка малости, получаем следующее выражение для тока транзистора:

$$i_T(t) = -I_R + [I_R + i_S(t_{Del})] e^{-\frac{t}{SL_S}}, \quad (5)$$

здесь  $i_S(t_{Del}) = (i_D)_{Sat} - i_{GS}(t_{Del})$  — ток в цепи истока в момент окончания этапа задержки.

Из выражения (5) следует, что постоянная времени на этапе спада тока при выключении транзистора такая же, как при включении [1]:  $\tau_{off} = \tau_{on} = SL_S$ . Вместе с тем асимптотическое значение тока  $i_T(t)$  в уравнении (5) равно не нулю, а  $-I_R = -S(V_R + V_{Th})$ . Поэтому при большом значении напряжения  $V_R$  время спада тока  $i_T$  до нуля может быть много меньше  $\tau_{off}$ .

В момент перехода транзистора из режима насыщения в активный режим ( $t = 0$ ) ток стока  $(i_D)_{Sat}$  скачком уменьшается на величину  $i_{GS}(t_{Del})$  (1), т.е. реализуется режим сверхбыстрого выключения транзистора. Если  $i_{GS}(t_{Del}) \geq (i_D)_{Sat}$ , то ток  $i_T$  скачком уменьшается до нуля. Физический смысл режима сверхбыстрого выключения аналогичен смыслу режима сверхбыстрого включения [1]. До тех пор, пока ток  $i_T(t)$  не достигнет величины  $i_S(t_{Del}) = (i_D)_{Sat} - i_{GS}(t_{Del})$ , отрицательная обратная связь, обусловленная индуктивностью  $L_S$ , в транзисторе будет отсутствовать. В дальнейшем спад тока  $i_T$  осуществляется в соответствии с уравнением (5).

Уравнение (5) правильно отражает факт наличия процесса сверхбыстрого выключения. Вместе с тем следующее из этого уравнения скачкообразное изменение тока  $i_T$  в момент  $t = 0$  является идеализацией реального процесса быстрого спада тока. Длительность спада тока  $i_T$  на этапе сверхбыстрого выключения определяется током  $i_{GS}(t_{Del})$  разряда емкости  $C_{GS}$  с напряжения  $V_{GS}(t_{Del})$  до порогового напряжения  $V_{Th}$ . Зависимость спада тока  $i_T$  на этом этапе определяется уравнением (4).

Оценим влияние емкостей  $C_{GD}$  и  $C_{DS}$  на характер спада тока при выключении транзистора. С учетом направлений емкостных токов можно записать

$$i_D = i_T + i_{DG} + i_{DS} = i_T + C_{GD} \frac{dV_{GD}}{dt} + C_{DS} \frac{dV_{DS}}{dt}, \quad V_{DS} = V_H - R_L i_D - V_L.$$

В высоковольтных схемах напряжение сток-исток  $V_{DS}$  при выключении транзистора намного превышает напряжения  $V_L$  и  $V_{GS}$ . Поэтому в первом приближении можно считать  $V_{GD} = V_{DS} \approx V_H - R_L i_D$ . При этом уравнение, определяющее спад тока нагрузки, приводится к виду

$$\frac{di_D}{dt} + \frac{1}{CR_L} i_D - \frac{1}{CR_L} i_T(t) = 0, \quad (6)$$

где  $C = C_{DS} + C_{GD}$ .

Начальное условие задачи характеризуется выражением

$$i_D(0) = (i_D)_{Sat} = \frac{V_H}{R_L}. \quad (7)$$

Проанализируем реакцию тока стока  $i_D(t)$  на мгновенный спад тока транзистора со значения  $(i_D)_{Sat}$  до нуля, т.е. положим в уравнении (6)  $i_T(t) \equiv 0$ . При этом условии уравнение (6) принимает вид

$$i_D = \frac{V_H}{R_L} e^{-\frac{t}{R_L C}}. \quad (8)$$

В общем случае ток стока определяется уравнением

$$i_D = e^{-\frac{t}{R_L C}} \left[ \frac{1}{R_L C} \int_0^t i_T(t) e^{\frac{t}{R_L C}} dt + (i_D)_{Sat} \right]. \quad (9)$$

На рис. 2 приведены зависимости  $t_{\text{off}}(V_F)$  при  $C_{\text{GS}} = 3 \text{ нФ}$  (кривая 1) и  $t_{\text{off}}(C_{\text{GS}})$  при  $V_F = 20 \text{ В}$  (кривая 2), рассчитанные по уравнениям (4) и (9) при следующих значениях параметров:  $C = 100 \text{ пкФ}$ ,  $S = 20 \text{ А/В}$ ,  $I_{\text{Sat}} = 25 \text{ А}$ ,  $V_R = 0$ ,  $V_{\text{Th}} = 3 \text{ В}$ ,  $R_L = 5 \text{ Ом}$  и  $L_S = 4 \text{ нГн}$ . Время выключения определялось на временном интервале изменения тока стока от значения  $(i_D)_{\text{Sat}}$  до  $0,1(i_D)_{\text{Sat}}$ . Как следует из графика, при изменении емкости  $C_{\text{GS}}$  от 1 до 5 нФ время выключения снизилось с 15 до 2,4 нс. Аналогично, с увеличением напряжения  $V_F$  с 10 до 25 В время выключения снизилось с 17,5 до 2,5 нс. В обоих случаях снижение времени выключения связано с увеличением времени разряда емкости  $C_{\text{GS}}$  до порогового напряжения  $V_{\text{Th}}$ . А это, в свою очередь приводит к росту тока  $i_{\text{GS}}(t_{\text{Del}})$ , который вычитается из  $(i_D)_{\text{Sat}}$ . Таким образом, характер рассмотренных зависимостей соответствует концепции сверхбыстрого выключения.

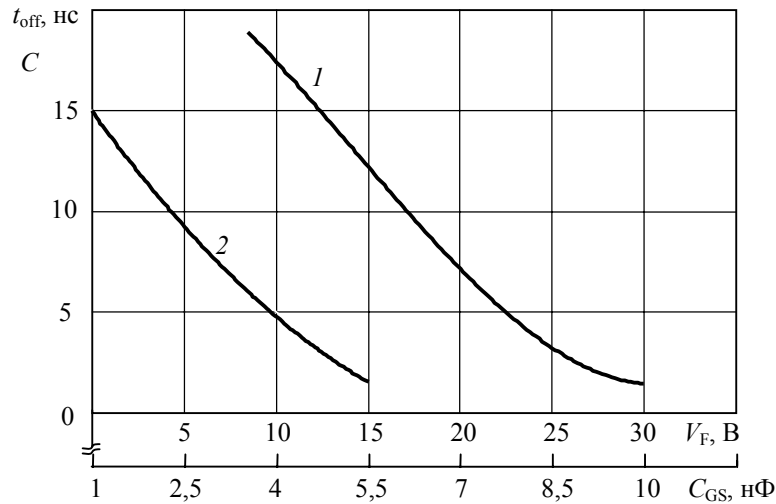


Рис. 2

Для экспериментального обоснования функционирования режима сверхбыстрого выключения были сняты осциллограммы напряжения  $V_L$  на сопротивлении нагрузки  $R_L = 5,5 \text{ Ом}$  при  $V_H = 140 \text{ В}$  (рис. 3). Транзистор IRF3415 выключался при  $V_R = 0$  и двух значениях затворного напряжения, предшествующего выключению:  $V_F = 10 \text{ В}$  (кривая 1) и  $V_F = 20 \text{ В}$  (кривая 2). Так как крутизна исследуемого транзистора  $S = 20 \text{ А/В}$ , то в обоих случаях транзистор выключался из режима глубокого насыщения. Как следует из осциллограмм, время спада тока стока, измеренное между уровнями  $(i_D)_{\text{Sat}} = 0,1 \dots 0,9$ , за счет увеличения затворного напряжения снизилось почти в 3 раза — с 16 до 5,5 нс.

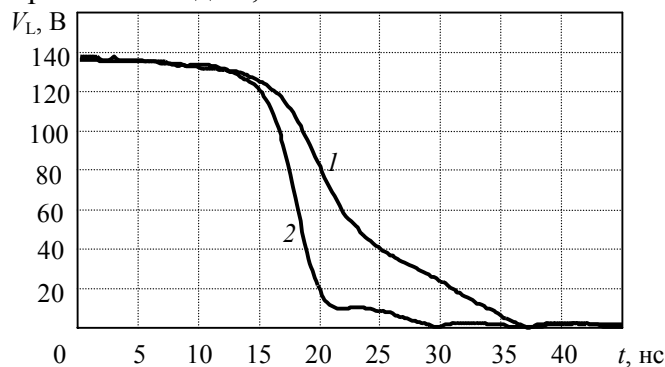


Рис. 3

Как и в режиме сверхбыстрого включения, поведение МОП-транзистора в режиме сверхбыстрого выключения не укладывается в рамки общепринятых представлений. Согласно последним, время выключения МОП-транзистора определяется процессом перезаряда собственных емкостей. В этом смысле увеличение амплитуды импульса прямого напряжения, подаваемого на затвор, никак не может приводить к снижению времени переключения. Однако в режиме сверхбыстрого выключения наблюдается именно эта картина, которая хорошо

согласуется и с рассмотренным механизмом переключения МОП-транзистора в данном режиме, и с результатом прямого эксперимента.

В заключение представленного анализа режима сверхбыстрого выключения МОП-транзистора приведем следующие выводы:

— показано, что при выключении МОП-транзистора из режима насыщения в общем случае реализуются два режима: режим сверхбыстрого выключения и режим сравнительно медленного спада тока с постоянной времени на этапе спада  $SL_S$ ;

— установлено, что за счет предварительной накачки тока, осуществляемой в период задержки по цепи затвора, ток стока по окончании задержки снижается на величину тока затвора (в пределе до нуля) за время, не превышающее единиц наносекунд;

— сформулирована математическая модель режима сверхбыстрого выключения;

— справедливость механизма сверхбыстрого переключения подтверждена прямым экспериментом.

Работа выполнена при поддержке Фонда содействия развитию малых форм предприятий в научно-технической сфере.

#### СПИСОК ЛИТЕРАТУРЫ

1. Тогатов В. В., Гнатюк П. А., Терновский Д. С. Теория сверхбыстрого включения МОП-транзисторов // Науч.-техн. вестн. Санкт-Петербург. гос. ун-та информационных технологий, механики и оптики. 2009. № 4(62). С. 68—74.
2. Тогатов В. В., Гнатюк П. А., Терновский Д. С. Коммутационные процессы в высокочастотных преобразователях // Приборы и техника эксперимента. 2008. № 6. С. 32—43.

#### *Сведения об авторах*

- Вячеслав Вячеславович Тогатов** — д-р техн. наук, профессор; Санкт-Петербургский государственный университет информационных технологий, механики и оптики, кафедра электроники; E-mail: v.togatov@mail.ru
- Петр Анастасьевич Гнатюк** — Санкт-Петербургский государственный университет информационных технологий, механики и оптики, кафедра электроники; науч. сотрудник; E-mail: gnatyuk@mail.ru
- Дмитрий Сергеевич Терновский** — аспирант; Санкт-Петербургский государственный университет информационных технологий, механики и оптики, кафедра электроники; E-mail: dm-ternovsky@mail.ru

Рекомендована кафедрой  
электроники

Поступила в редакцию  
07.12.09 г.